



十速

2K OTP ROM / 16×4 LCD Driver Controller

TM57P75D1A

TM57P75L1A

DATA SHEET

Rev 0.95

tenx reserves the right to change or discontinue the manual and online documentation to this product herein to improve reliability, function or design without further notice. **tenx** does not assume any liability arising out of the application or use of any product or circuit described herein; neither does it convey any license under its patent rights nor the rights of others. **tenx** products are not designed, intended, or authorized for use in life support appliances, devices, or systems. If Buyer purchases or uses **tenx** products for any such unintended or unauthorized application, Buyer shall indemnify and hold **tenx** and its officers, employees, subsidiaries, affiliates and distributors harmless against all claims, cost, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use even if such claim alleges that **tenx** was negligent regarding the design or manufacture of the part.

修订历史

版本	日期	描述
0.90	2025/05	新颁
0.91	2025/05	*移除捕获模式(PB4)等相关描述 *PB3~0使用内部上拉电阻需设置PBPU寄存器
0.92	2025/07	*用戶上電後必須先關閉POR (對POROFF寄存器寫入0x37)，以獲得最低V _{BAT} 操作。 *新增内部慢速时钟的误差范围 *新增慢速晶振章节 *删除SOP-28、新增QFN-32
0.93	2025/08	*修改SIRC频率误差范围
0.94	2025/10	*修改QFN-32引脚图 *修改”LCD复用脚设定”表格
0.95	2026/05	*修改SIRC频率误差范围

目录

修订历史.....	2
目录.....	3
特性.....	5
结构框图.....	9
应用电路图.....	10
裸片图.....	12
引脚图.....	13
引脚描述.....	15
引脚汇总.....	16
功能说明.....	17
1. CPU 核心	17
时钟方案和指令周期.....	17
ALU 和工作寄存器(W)	17
程序计数器 (PC) 和堆栈	17
STATUS 寄存器 (F-Plane 03H).....	20
2. Program ROM	22
3. 系统配置寄存器 (SYSCFG)	23
4. IAP	24
5. SFR 与 SRAM 寻址	28
F-Plane	28
R-Plane	28
6. 电源管理	31
降压省电模式 (仅适用于 P75D1A).....	31
低电量检测 (LBD).....	31
7. 复位 (Reset)	34
8. 系统时钟	36
四种工作模式.....	37
慢速晶振的使用方式.....	40
透过慢钟来推算快钟的频率.....	42
9. 中断	44

10. GPIO 端口	47
11. 定时器	55
Timer0	55
Timer1	60
Timer2(T2)	63
12. PWM	65
PWM0	65
13. 电阻 - 频率转换器 (RFC)	68
架构一: RFC 计数器时钟源为外部 RC 震荡 (RFC1T=0)	68
架构二: RFC 计数器时钟源为内部快钟 (RFC1T=1)	70
14. LCD 驱动器	74
LCD 偏压比与占空比	74
LCD 泵时钟源选择 (仅适用于 P75L1A)	74
LCD 时钟源选择	74
LCD 帧率	75
LCD 亮度调节 (仅适用于 1/3 Bias)	75
LCD 复用脚设定	77
LCD 外部电容需求	77
LCD RAM 映射表	79
LCD 波形范例	80
存储器映射	84
F-Plane	84
R-Plane	90
指令集	95
电气特性	97
1. 绝对最大额定值	97
2. DC 特性	97
3. 时钟计时	98
4. 低电压检测 (LBD)	98
5. 特性图	99
封装信息	102

特性

1. 工作电压：

P75D1A: $V_{BAT} = LVCR \sim 3.6V$

P75L1A: $V_{BAT} = LVCR \sim 1.8V$

* LVCR(low voltage check reset)表示“ROM 错误复位”，遵循最小工作电压且始终使能。用户上电后必须先关闭 POR (对 POROFF 寄存器写入 0x37)，以获得最低 V_{BAT} 操作。请参阅电器特性章节中的“SXT Min. Operating Voltage”特性曲线图。

2. 时计电流 (关闭 CPU, 开启 LCD, 使用 32K 晶体振荡器)：

P75D1A: 7uA @ $V_{DD}=3V, V_{BAT}=3V$, 未启用降压省电功能

P75D1A: 3uA @ $V_{DD}=1.5V, V_{BAT}=3V$, 启用降压省电功能

P75L1A: 2uA (1/2bias) or 4uA (1/3bias) @ $V_{DD}=1.5V, V_{BAT}=1.5V$

3. ROM:

2K x 14 bit OTP

4. RAM:

176 bytes

5. STACK: 6 Levels

6. 时钟:

- 内置快速 RC 振荡器 (FIRC), 支持透过慢钟来推算快钟的频率

P75D1A: 约为 2.8 MHz @ $V_{DD}=3V$

P75L1A: 约为 1.0 MHz @ $V_{DD}=1.5V$

- 内置慢速 RC 振荡器 (SIRC)

P75D1A: 32768 Hz $\pm 1.0\%$ @ $V_{DD}=3.0V, 25^\circ C$

P75L1A: 32768 Hz $+2.5\%$ @ $V_{DD}=1.5V, 25^\circ C$

- 慢速晶振 (SXT) : 32768 Hz

P75L1A: $V_{BAT} < 1.35V$, 具有 SXT_KICK=1, 提速晶振稳定时间

P75D1A: 禁止设置 SXT_KICK=1

详细操作请参阅慢速晶振的使用方式章节

7. 省电工作模式

- FAST 模式: CPU 运行在快钟
- SLOW 模式: CPU 运行在慢钟
- IDLE 模式: 快钟与 CPU 停止。慢钟、T2 与 LCD 保持运行。
- STOP 模式: 所有时钟停止

8. 电阻-频率转换器 (RFC)

- 24 位计数器
- 支持 外部 RC 震荡 或 内部快钟 两种计数架构
- RFC 中断旗标
 - RFC1T=0: 16 位溢出中断 / 24 位溢出中断
 - RFC1T=1: RFCLK 正缘触发 / 24 位溢出中断

9. 三个独立的定时器

- Timer0
 - 8 位定时器，带有 1~256 分频选项，计数器/重载/中断/停止/捕获功能
 - 时钟源: 系统时钟(F_{sys}) 或 慢钟(SIRC/SXT)除以 1/4/16/64
- Timer1
 - 8 位定时器，带有 1~256 分频选项，重载/中断/停止/捕获/清除功能
 - 时钟源: 系统时钟(F_{sys})
- T2
 - 21 位定时器，带有 4 个中断周期选项(60s/1s/0.5s/0.125s)
 - 时钟源: 系统时钟(F_{sys})除以 128 或 慢钟(SIRC/SXT)
 - 如果 T2 的时钟源选择为慢钟，则 T2 可工作在 IDLE 模式，用于唤醒 CPU

10. 中断 (Interrupt)

- 两个引脚中断(INT0、INT2)，可透过寄存器选择上升沿触发或是下降沿触发
- Timer0/Timer1/T2 中断
- PWM0 中断
- RFC 中断
- LBD 溢出中断

11. 唤醒 (Wake up)

- 两个外部中断引脚 (INT0、INT2) 可以在 IDLE / STOP 模式下唤醒 CPU。
- 所有 GPIO 均支持引脚电平变化可以在 IDLE / STOP 模式下唤醒 CPU。
- 如果 T2 的时钟源为慢钟，则 T2 中断 可以在 IDLE 模式下唤醒 CPU
- 如果 PWM0 的时钟源为慢钟，则 PWM0 中断 可以在 IDLE 模式下唤醒 CPU

12. LCD 控制器 / 驱动器

- P75D1A:
最大 16 SEG x 4 COM

可选择 1/3 LCD Bias 电压, 典型值 $V_{L1}=1.0V$, $V_{L2}=2.0V$, 和 $V_{LCD}=3.0V$

- P75L1A:

最大 14 SEG x 4 COM

可选择 1/3 LCD Bias 电压, 典型值 $V_{L1}=1.0V$, $V_{L2}=2.0V$, 和 $V_{LCD}=3.0V$

可选择 1/2 LCD Bias 电压, 典型值 $V_{L1}=1.5V$ 和 $V_{LCD}=3.0V$

13. 看门狗定时器 (WDT)

- 周期 2.0sec/1.0sec , $F_{sys} = SIRC$
- 在 IDLE/STOP 模式下, 硬体会自动关闭看门狗定时器

14. 1 个 8 位 PWM 用于蜂鸣器 / 红外应用

- 可调周期、占空比和时钟预分频
- PWM 时钟源: 可为快钟或慢钟
- 可倍压 PWM0 输出振幅 (仅限 P75L1A 使用)

15. 复位 (RESET)

- 上电复位/低电压复位 (POR)
- ROM 错误复位(LVCR) - LVCR 遵循最小工作电压, 且始终使能
- 外部引脚复位(nRESET)
- 看门狗复位(WDT)

16. 低电量检测 (LBD) - 使用带隙基准

P75D1A: Detect V_{BAT} from 2.4V to 3.0V

P75L1A: Detect V_{BAT} from 1.2V to 1.5V @LCDON=1

17. 工作温度范围:

-40°C to + 85°C

18. I/O 端口

- 13 个 GPIO
 - 支持开漏输出
 - 支持 CMOS 推挽输出
 - 内置上拉电阻选项的施密特触发器输入
 - 均支持引脚电平变化唤醒功能

19. 封装类型:

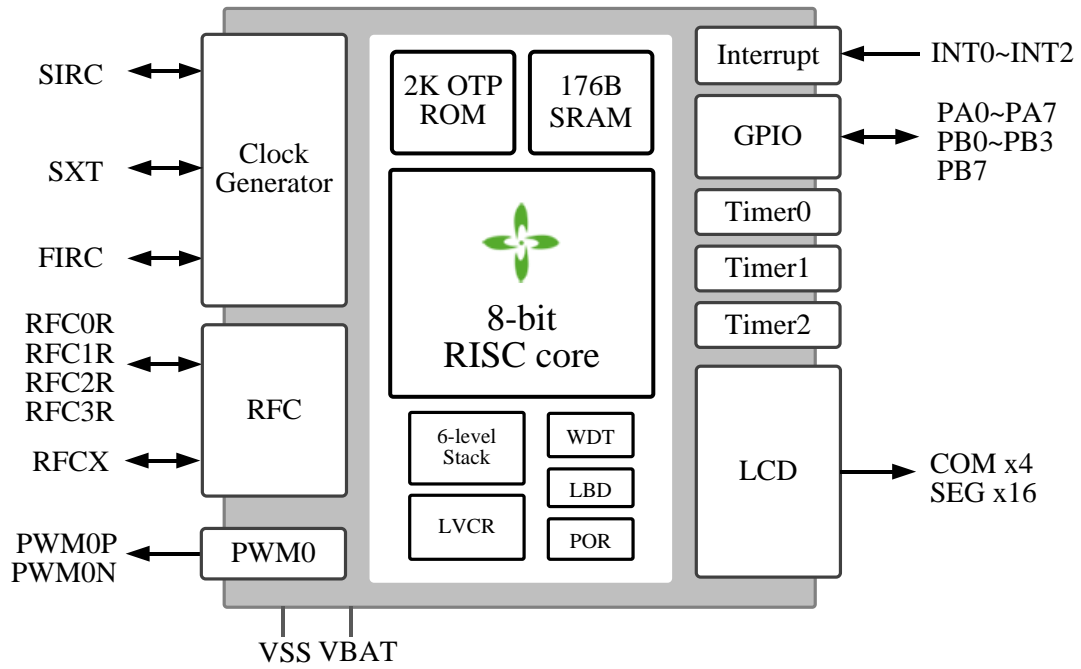
Dice-form / QFN-32 / SSOP-24

20. 支持 ICE 仿真版 (EV board on ICE)

- EV board: EV8228

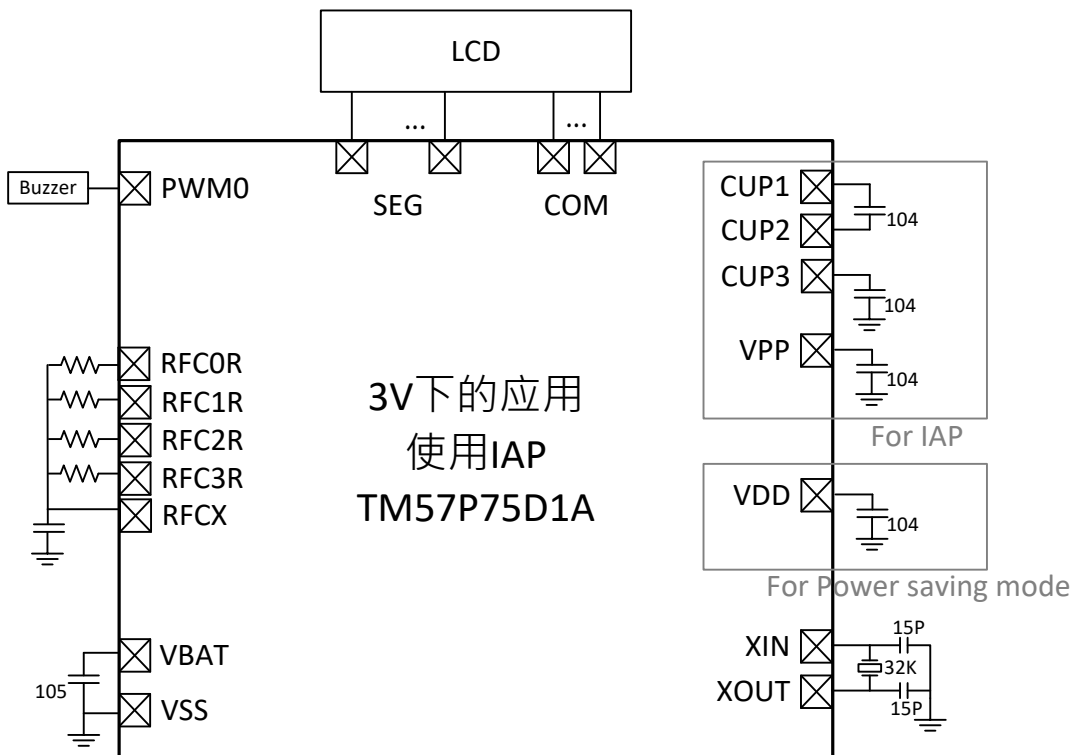
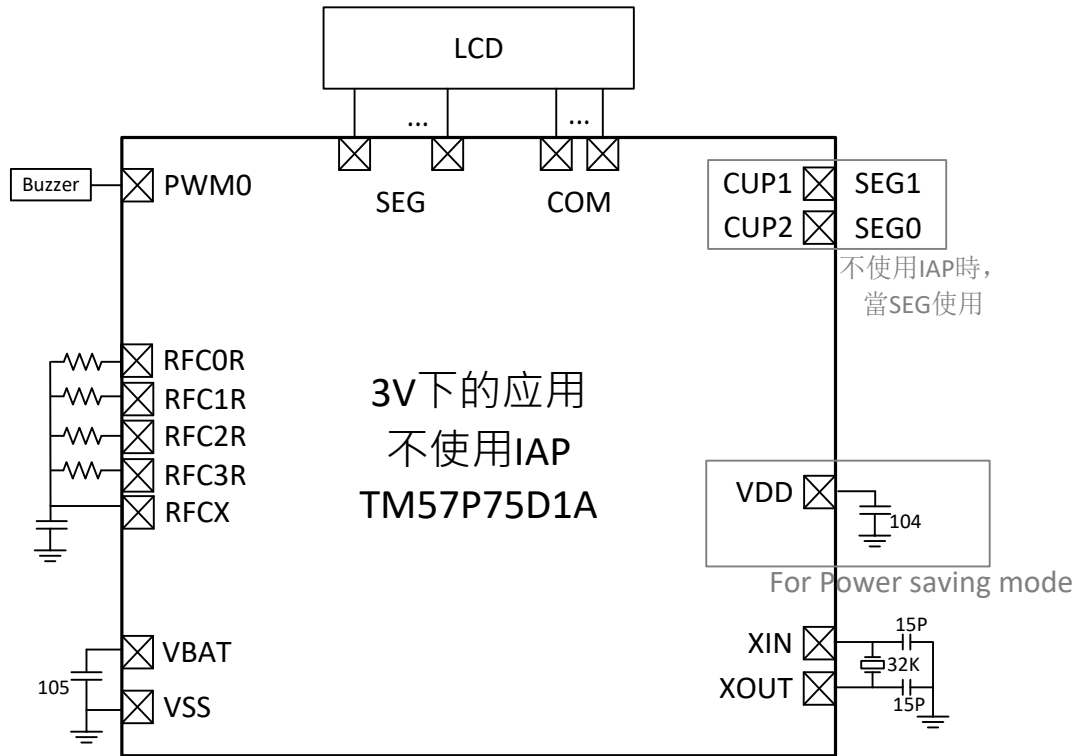
- EV8228 不支持 RFC1T 架构、IO HIX2 倍压、CFST、SWRST 以及 IAP 等功能
- EV8228 支持低电量检测(LBD)，但不支持低电量检测的中断功能
- EV8228 支持 16 位 RFC 计数器，但不支持 24 位 RFC 计数器
- EV8228 PB3~PB0 等 IO 无内置上拉功能

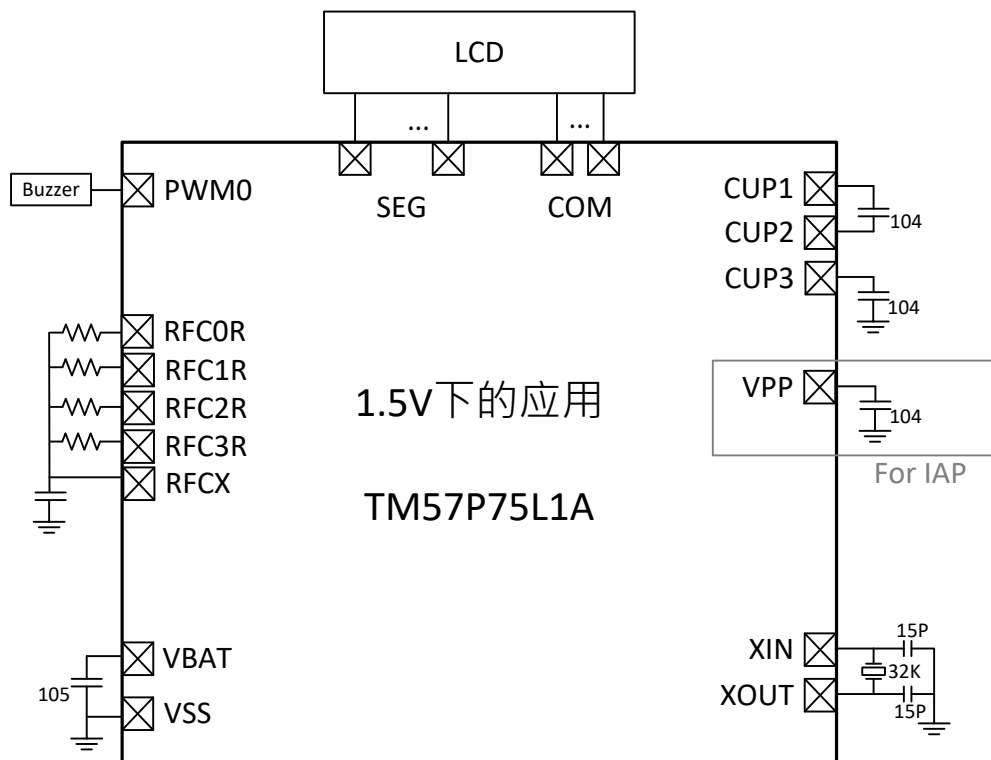
结构框图



TM57P75D1A/L1A

应用电路图

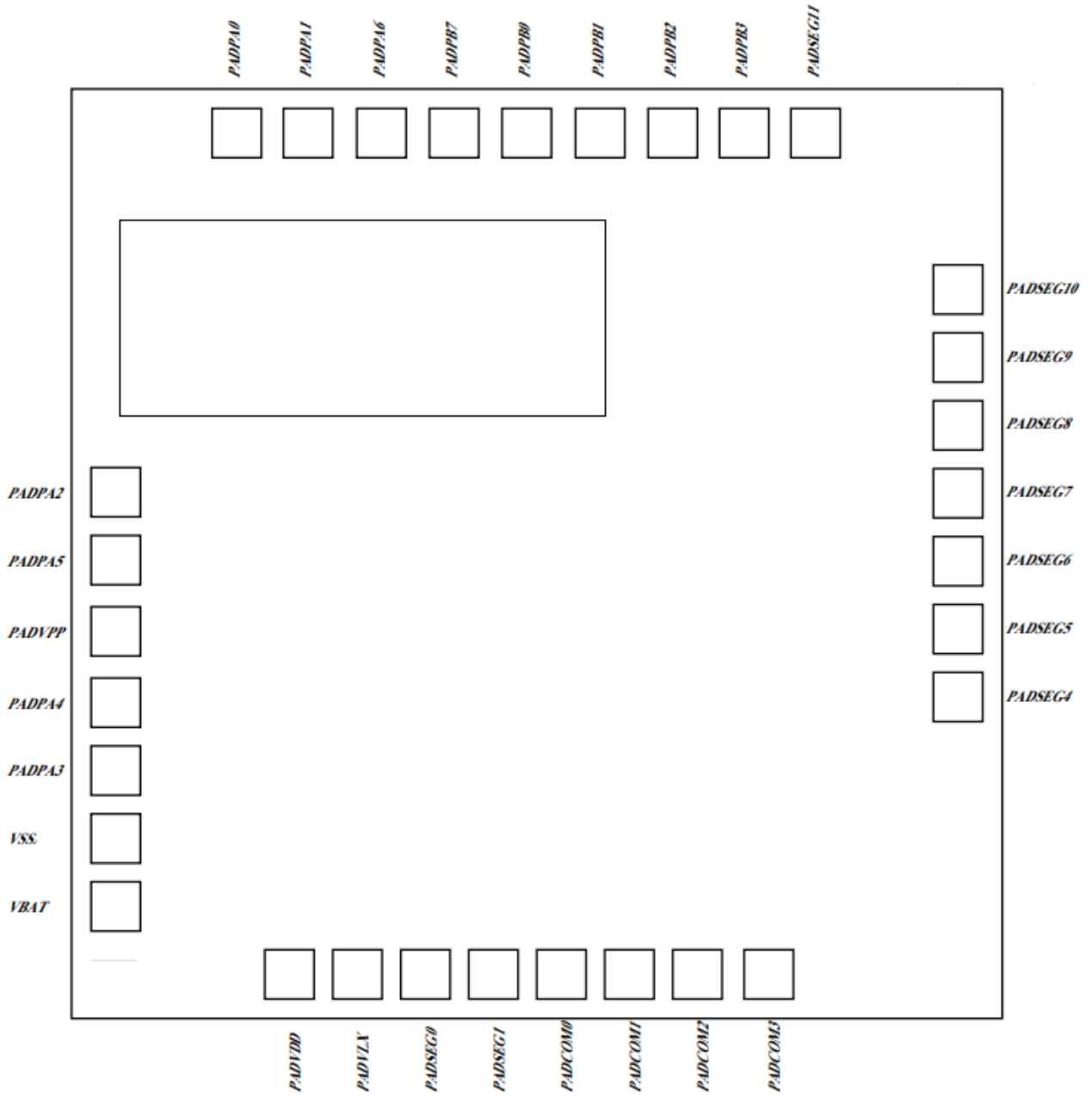




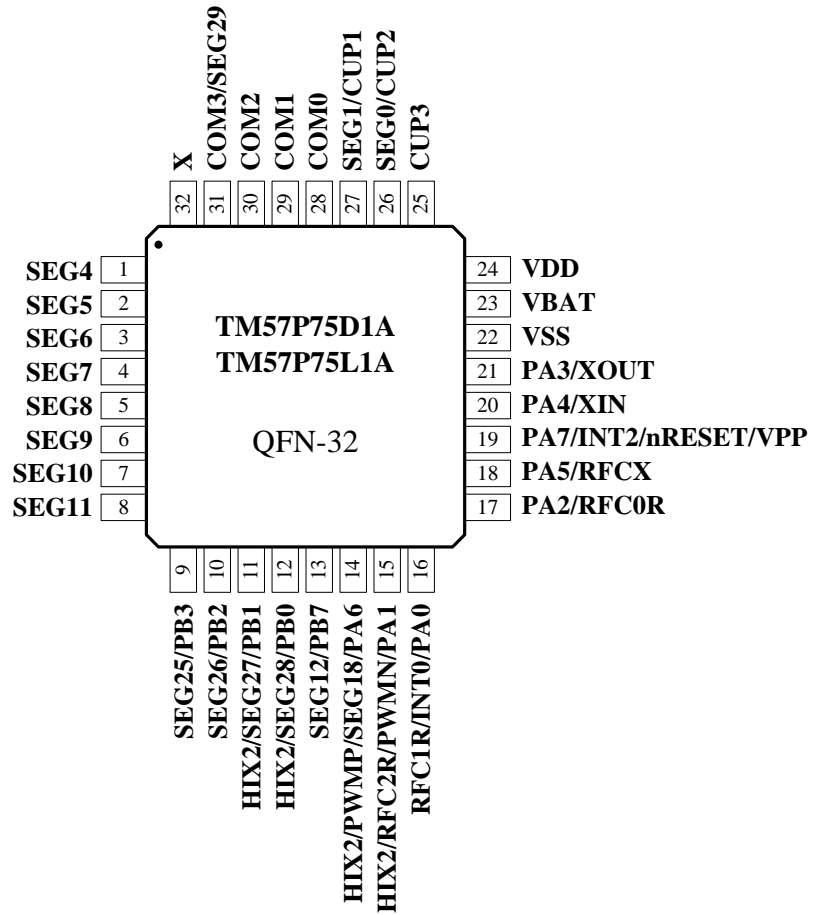
用户可以通过用于IAP的插件升至3V

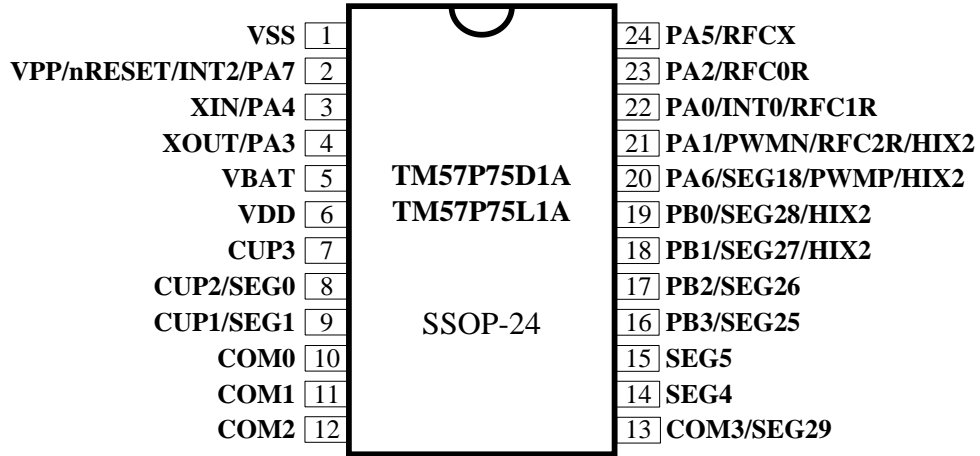
裸片图

TM57P75D1A / TM57P75L1A:



引脚图





引脚描述

名称	输入/输出	引脚描述
PA0-PA6 PB0-PB3 PB7	I/O	位可编程 I/O 端口，用于施密特触发器输入，“CMOS 推挽”输出或“漏极开路”输出。上拉电阻可通过软件分配。
PA7	I/O	位可编程 I/O 端口，用于施密特触发器输入或“漏极开路”输出。上拉电阻可通过软件分配。
nRESET	I	外部低电压复位，内部带上拉电阻
INT0-INT2	I	外部中断输入
RFC0R,RFC1R, RFC2R	O	RFC 电阻连接引脚
RFCX	I	RFC 时钟输入引脚
COM0~COM3	O	LCD COM 输出
SEGx	O	LCD SEG 输出
PWM0P, PWM0N	O	8 位 PWM0 输出
CUP1, CUP2, CUP3	-	用于 IAP 泵电容连接引脚或是用于 1.5V 下的 LCD 泵电容连接引脚
XIN, XOUT	-	用于系统时钟的晶体/谐振器振荡器连接
VDD	P	内部电压引脚输出
VPP	I	ROM 编程高电压输入
VBAT, VSS	P	电源电压输入引脚和地

注：编程引脚如下所示。在线编程期间最好移除连接到这些引脚的 PCB 组件。

7 线模式： VBAT / VSS / PA0 / PA1 / PA3 / PA4 / PA7 (VPP)

5 线模式： VBAT / VSS / PA0 / PA1 / PA7 (VPP)

引脚汇总

1	PA2 / RFC0R
2	PA5 / RFCX
3	PA7 / INT2 / nRESET / VPP
4	PA4 / XIN
5	PA3 / XOUT
6	VSS
7	VBAT
8	VDD
9	CUP3
10	CUP2/SEG0
11	CUP1/SEG1
12	COM0
13	COM1
14	COM2
15	COM3 / SEG29
16	SEG4
17	SEG5
18	SEG6
19	SEG7
20	SEG8
21	SEG9
22	SEG10
23	SEG11
24	PB3 / SEG25
25	PB2 / SEG26
26	PB1 / SEG27 / HIX2
27	PB0 / SEG28 / HIX2
28	PB7 / SEG12 / RFC3R
29	PA6 / SEG18 / PWM0P / HIX2
30	PA1 / PWM0N / RFC2R / HIX2
31	PA0 / INT0 / RFC1R

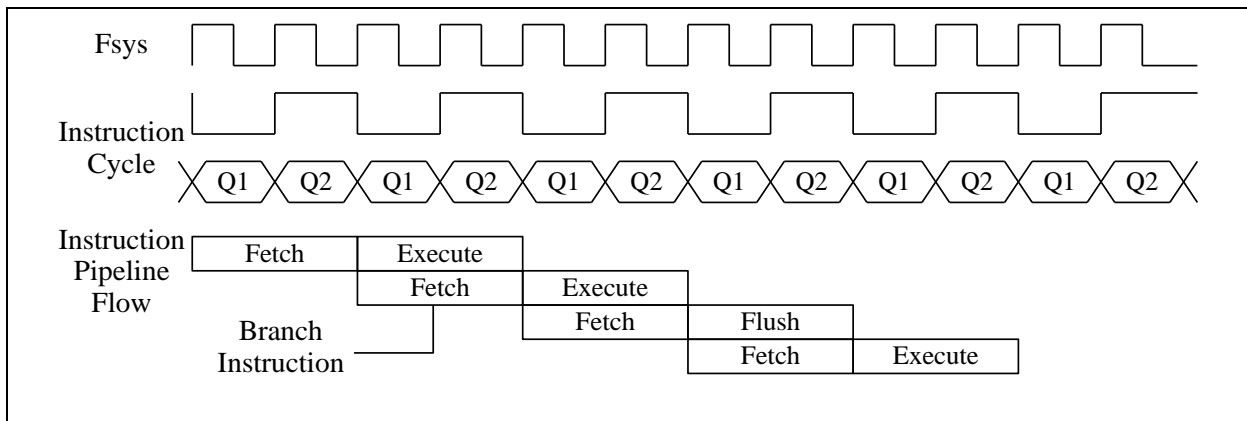
* P75D1A/L1A 共计 31 个引脚，
与 P8620/25 相比，新增了 3 个引脚：PB7/SEG12/RFC3R, SEG10, SEG11，
与 P8620/25 相比，有 1 个既有的引脚增加了 SEG 复用（PA6 复用 SEG18）

功能说明

1. CPU 核心

时钟方案和指令周期

系统时钟在内部被分成用于指令周期的 Q1 和 Q2 两个状态。程序计数器 (PC) 在 Q1 处更新, 指令从程序 ROM 中取出并锁存到 Q2 的指令寄存器中。然后在接下来的 Q1-Q2 周期进行解码和执行。分支指令需要两个周期, 因为从传输信道获取指令的同时, 新指令被获取并执行。



ALU 和工作寄存器(W)

ALU 是个 8 位算术逻辑单元, 能够进行加法、减法、移位和逻辑运算。在双操作数指令中, 通常一个操作数是 W 寄存器, 它是用于 ALU 操作的 8 位不可寻址寄存器。另一个操作数是文件寄存器或立即数。在单操作数指令中, 操作数是 W 寄存器或文件寄存器。根据执行的指令, ALU 可能会影响 STATUS 寄存器中的进位 (C), 数字进位 (DC) 和零 (Z) 旗标的值。在减法中, C 和 DC 旗标分别作为/借位和/十进制借位操作。

注: 减法借位由借位寄存器反转表示

十进制减法借位由十进制借位寄存器反转表示

程序计数器 (PC) 和堆栈

程序计数器为 11 位宽, 可寻址 2K x 14 ROM。当执行程序指令时, PC 就存放着下一条将要被执行指令的地址。除以下情况外, PC 值都会自动加 1。复位向量 (000h) 和中断向量 (001h) 用于 PC 初始化和中断。对于 CALL / GOTO 指令, PC 从指令字加载 11 位地址。对于 RET / RETI / RETLW 指令, PC 从堆栈顶层取回其内容。对于更新 PC [7: 0] 的其他指令, PC [10: 8] 保持不变。因此, 查找表的数据必须位于相同的 PC [10: 8]。堆栈为 11 位宽, 6 级深度。CALL 指令和硬件中断将按顺序进入堆栈。RET / RETI / RETLW 指令按顺序弹出堆栈。

对于查表, 器件提供强大的查表指令 TABRL, TABRH, 通过设置 DPTR = { DPH, DPL } F-Plane 寄存器, 将 14 位 ROM 数据放进 W 寄存器中。

◇范例：查找位于“TABLE”的 ROM 数据

```

        ORG      000H          ;复位向量
        GOTO    START        ;跳转到用户程序地址
START:
        MOVLW   00H
        MOVWF   INDEX        ;设置查找表的地址 (INDEX)
LOOP:
        MOVFW   INDEX        ;将INDEX值移到W寄存器
        CALL   TABLE       ;查找数据 (当INDEX = 00H时, W = 55H)
        ...
        INCF   INDEX, 1      ;增加下一个地址的INDEX
        ...
        GOTO    LOOP        ;跳转到LOOP
TABLE:
        ORG      X00H        ; X = 1, 2, 3, ..., E, F
        ADDWF   PCL, 1       ; (地址 = X00H) W和PCL相加, 结果返回PCL
        ;
        RETLW   55H         ;返回时W = 55H
        RETLW   56H         ;返回时W = 56H
        RETLW   58H         ;返回时W = 58H
    
```

注：芯片将 256 个 ROM 地址定义为一页，以 4K ROM 为例，共有 16 页 (page)，000H~0FFH，100H~1FFH，200H~2FFH，.....和 F00H~FFFH。换句话说，PC [11: 8]可以定义为页面。查表必须位于同一页，以避免收到错误的数。因此，对于上面的范例，查表具有最大 255 个数据，其中在 X00H 处开始查表 (X = 1,2,3, ..., E, F)。如果查表数据较少，则不需要在 X00H 处设置起始地址，而只需要确认所有查表数据位于同一页。

◇范例: 通过 TABRL 和 TABRH 指令查找位于“TABLE”的 ROM 数据

```

        ORG      000H          ;复位向量r
        GOTO    START        ;跳转到用户程序地址
START:
        MOVLW   (TABLE >>8) & 0xff ;获取TABLE的高字节地址
        MOVWF   DPH          ;DPH (F1E.3~0) = 02H
        MOVLW   (TABLE) & 0xff    ;获取TABLE的低字节地址
        MOVWF   DPL          ;DPL (F1D.7~0) = 80H
LOOP:
        TABRL                   ;当DTPR = {DPH, DPL} = 0280H时, W = 86H
        TABRH                   ;当DTPR = {DPH, DPL} = 0280H时, W = 19H
        ...
        INCF   DPL, 1          ;增加下一个地址的DPL
        ...
        GOTO    LOOP        ;跳转到 LOOP
TABLE:
        ORG      280H
        DT      0x1986        ; 14位数据ROM
        DT      0x3719        ; 14位数据ROM
    
```

F02	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PCL	PCL							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

F02.7~0 **PCL**: 程序计数器的低位 (PC[7:0])

F0A	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PCH	–	–	–	–	–	PCH		
R/W	–	–	–	–	–	R	R	R
复位	–	–	–	–	–	0	0	0

F0A.2~0 **PCH**: 程序计数器的高3位 (PC [10:8])

F1D	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DPL	DPL							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

F1D.7~0 **DPL**: 读表低位地址, 数据ROM指针 (DPTR[7:0])

F1E	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DPH	–	–	–	–	–	DPH		
R/W	–	–	–	–	–	R/W	R/W	R/W
复位	–	–	–	–	–	0	0	0

F1E.2~0 **DPH**: 读表的高位地址, 数据ROM指针 (DPTR[10:8])

STATUS 寄存器 (F-Plane 03H)

该寄存器包含 ALU 的算术状态和复位状态。与任何其他寄存器一样，STATUS 寄存器可以是任何指令的目标。如果 STATUS 寄存器是影响 Z, DC 或 C 位的指令的目标，则禁止写入这三位。根据器件逻辑设置或清除这些位。因此，建议仅使用 BCF, BSF 和 MOVWF 指令来改变 STATUS 寄存器，因为这些指令不会影响这些位。

F03	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
STATUS	GB2	GB1	RAMBK	TO	PD	Z	DC	C
Reset	0	0	0	0	0	0	0	0
R/W	R/W	R/W	R/W	R	R	R/W	R/W	R/W

位	描述	
7	GB2: 通用位 2	
6	GB1: 通用位 1	
5	RAMBK: RAM 页面选择 0: FRAM 页面 0 1: FRAM 页面 1	
4	TO: 超时旗标 0: 上电复位, POR 复位或 CLRWDT / SLEEP 指令后 1: 发生 WDT 超时	
3	PD: 省电旗标 0: 上电复位, POR 复位, 或执行 CLRWDT 指令后 1: 执行 SLEEP 指令后	
2	Z: 零旗标 0: 逻辑运算的结果不是零 1: 逻辑运算的结果是零	
1	DC: 十进制进位或借位旗标	
	ADD 指令	SUB 指令
0	C: 进位或借位旗标	
	ADD 指令	SUB 指令

◇ 范例: 将立即数写入 STATUS 寄存器

```
MOVLW    00H
MOVWF    STATUS           ; 清除STATUS寄存器
```

◇ 范例: 位寻址设置并清除 STATUS 寄存器

```
BSF      STATUS, 0       ; 设置 C = 1
BCF      STATUS, 0       ; 清除 C = 0
```

◇范例:通过 BTFSS 指令确定 C 旗标

```
BTFSS    STATUS, 0      ; 检查C旗标
GOTO     LABEL_1       ; 如果 C = 0, 跳转到LABEL_1
GOTO     LABEL_2       ; 如果 C = 1, 跳转到 LABEL_2
```

2. Program ROM

P75D1A/L1A 支援 2K OTP ROM，保留最后 4 words 做为生产记录以及系统设定(SYSCFG) 使用。

OTP (One-time Programmable) ROM 其初始值为 1，可以烧写为 0，当有重新烧写需求时，需要使用紫外线擦除(UV erase)后方可重新写入。

User code 区域中，其中一小块区域同时规划做为 IAP 区域使用 (240 words)。复位后，系统将在地址 000H 处重新启动程序计数器（PC），所有寄存器将恢复为默认值。发生中断时，程序计数器（PC）将被压入堆栈（Stack）并跳转到地址 001H。

000	Reset Vector	
001	Interrupt Vector	
002	002~7FB User Code	
700	700~7EF IAP Area	
7EF		
7F0	User Code	
7FB		
7FC	7FC~7FE Manufacturer Reserved Area	3 words
7FF	SYSCFG Area	1 words

3. 系统配置寄存器 (SYSCFG)

此芯片的系统配置寄存器（SYSCFG）置于 ROM 的最后一个地址：7FFh。用户可以通过系统配置寄存器（SYSCFG）选项来确定 MCU 的初始条件。

bit	描述	
13	nPROT : 代码保护选择	
	1	禁止
	0	启用。启用后代码受保护，Writer 无法访问 ROM 代码
12	nXRSTE : 外部引脚 (PA7)复位选择	
	1	禁止 (PA7 作 I/O 引脚输入)
	0	启用
11	保留	
10	保留	
9	nWDTE : 看门狗复位选择	
	1	禁止
	0	在 FAST / SLOW 模式下启用，在 IDLE / STOP 模式下禁止
8~6	保留	
5	nIAPE : IAP 选择	
	1	禁止
	0	启用
4~0	SRC_TRIM : 5-bit SIRC TRIM	

系统配置寄存器（SYSCFG）

4. IAP

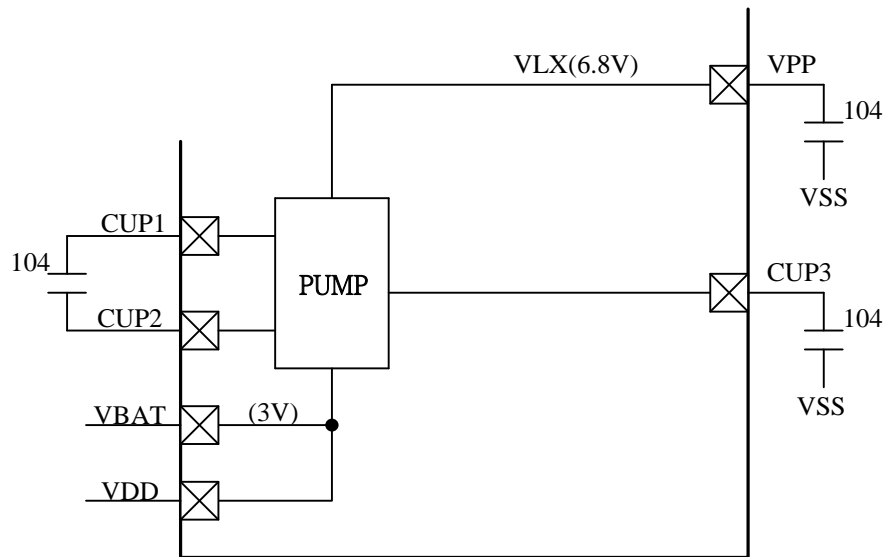
此芯片为 OTP ROM，IAP 功能只能写一次，非 EEPROM。

此芯片的 IAP 功能的環境限制條件如下：

- (1) 系統時脈(F_{sys}) 為快鐘一分頻(FIRC/1)
- (2) $V_{BAT}=3.0\sim 3.3V$ (P75L1A 的用戶可通過插件升壓至 3V)

用戶使用 IAP 前，請先開啟 IAPEN (SFR R15)，不使用 IAP 時建議關閉 IAPEN (SFR R15)。
P75D1A/L1A 規畫的 IAP 位置在 ROM 地址 700~7EFh

由系統配置寄存器 (SYSCFG) 中的 nIAPE 位來決定此芯片是否支持 IAP 功能。IAP 的地址選擇有防呆，當地址指向規畫的 IAP 區域時，才會真正做寫入。



IAP 應用電路

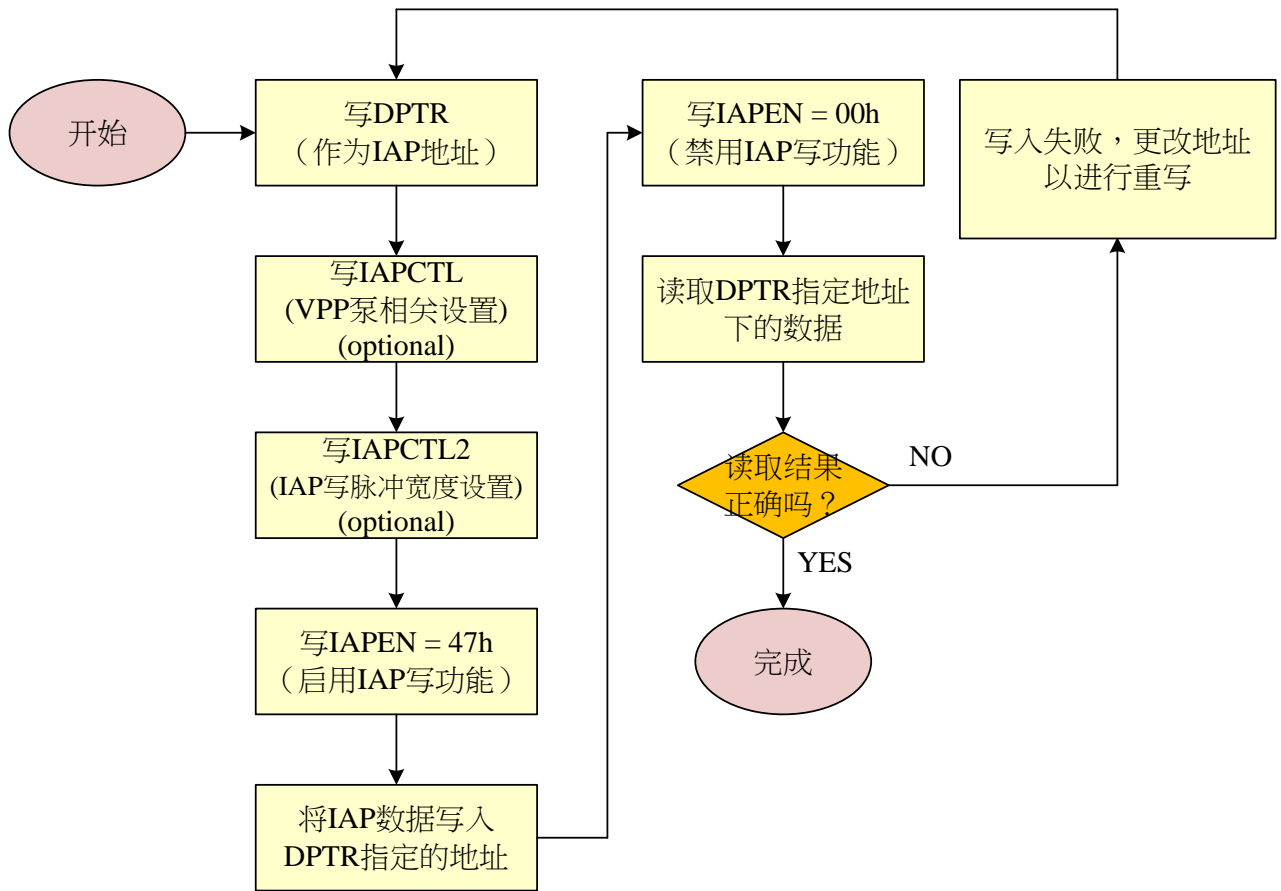
IAP 范例程序：

```
movlw    60h
movwr    IAPCTL
movlw    03h
movwr    IAPCTL2

movlw    0x07
movwf    DPH        ;address setting
movlw    0x00
movwf    DPL        ;address setting

movlw    0x47
movwr    IAPEN

movlw    0x5a
movwr    IAPDATA    ;write 0x5a to the ROM at address 0x0700
tabrh                    ;check
tabrl                    ;check
```



IAP 流程图

R13	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IAPCTL		SV					IAPCKS	
R/W		R/W					R/W	
复位		0	1	1			0	1

R13.6~4 **SV:** 为IAP选择VPP泵电压倍率
 (VPP建議電壓: 6.75V)
 0: VPP= 1.83*V_{BAT} 4: VPP= 2.07*V_{BAT}
 1: VPP= 1.88*V_{BAT} 5: VPP= 2.15*V_{BAT}
 2: VPP= 1.94*V_{BAT} 6: VPP= 2.25*V_{BAT}
 3: VPP= 2.00*V_{BAT} 7: VPP= 2.36*V_{BAT}

R13.1~0 **IAPCKS:** 为IAP选择VPP泵时钟频率
 (IAPCKS建議值为0)
 0: VPP泵时钟源为FIRC/16
 1: VPP泵时钟源为FIRC/32
 2: VPP泵时钟源为FIRC/64
 3: VPP泵时钟源为FIRC/128

R14	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IAPCTL2						WR_PULSE		
R/W						R/W		
复位						0	1	1

R14.2~0 **WR_PULSE:** 调整ROM IAP写入讯号的脉冲宽度
 (V_{BAT}=3V時, WR_PULSE建議值为3)
 (V_{BAT}=3.2V時, WR_PULSE建議值为4)
 0: 写入讯号的脉冲宽度最小
 ...
 7: 写入讯号的脉冲宽度最大

R15	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IAPEN	IAPEN							
R/W	W							R/W
复位	-	-	-	-	-	-	-	0

R15.7~0 **IAPEN:** IAP功能开关
 写入47h来启用IAP写功能,
 写入非47h的值来关闭IAP写功能

R15.0 **IAPFLG:** 可讀取 IAPEN 旗标

R16	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IAPDATA	IAPDATA							
R/W	R/W							
复位	0	0	0	0	0	0	0	0

R16.7~0 **IAPDATA:** 写值给IAPDATA来实现IAP。 *IAP address=DPTR

5. SFR 与 SRAM 寻址

此芯片的数据存储器分为两个区块， F-Plane 和 R-Plane。

F-Plane

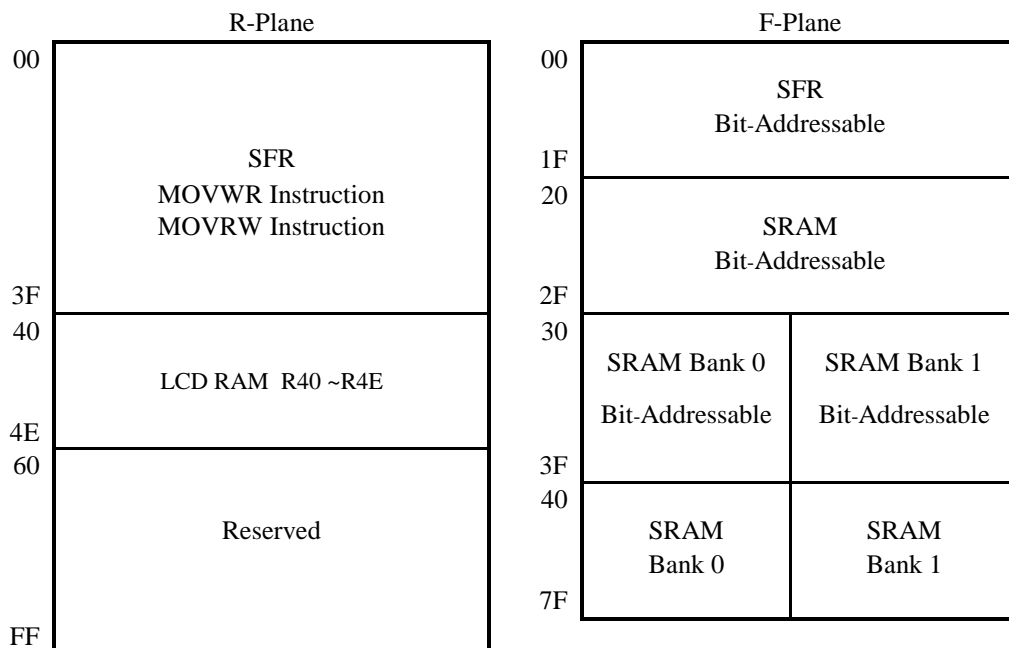
F-Plane 的低位置定义给特殊功能寄存器 (SFR)，高位置定义给 SRAM 作为通用数据存储器。除了直接寻址外，也支持间接寻址，通过 INDF 寄存器可间接寻址，INDF 是虚拟寄存器，它会根据 FSR 寄存器 (FSR 是 data pointer) 内的值作为地址，并指向该地址的寄存器。

F-Plane 的前半部分(00~3F)可支持位寻址(Bit-Addressable)。

R-Plane

R-Plane 的低位置定义给特殊功能寄存器 (SFR)，高位置定义给 SRAM 作为通用数据存储器。同样除了直接寻址外，也支持间接寻址，通过 INDR 寄存器可间接寻址，INDR 是虚拟寄存器，它会根据 RSR 寄存器 (RSR 是 data pointer) 内的值作为地址，并指向该地址的寄存器。

R-Plane 不支持位寻址，且 R-Plane 仅支持 MOVWR, MOVW 这两条字节操作指令。



F-Plane	8/0	9/1	A/2	B/3	C/4	D/5	E/6	F/7
00h	INDF	TM0	PCL	STATUS	FSR	PAD	PBD	
08h	INTIE	INTIF	PCH	CLKCTL	MF0C	PWM0D	LBDCTL	RFCTL
10h	LCDCTL	RFCNTH	RFCNTL		TM1	PWMCLR	INTIE1	INTIF1
18h	RFCNTH24	FPLN19			RSR	DPL	DPH	

R-Plane	8/0	9/1	A/2	B/3	C/4	D/5	E/6	F/7
00h	INDR	TM0RLD	TM0CTL	PWRDN	WDTCLR	PAMODH	PAMODL	PBMODH
08h	PBMODL		PWM0CTL	PWM0PRD				
10h	TM1RLD	TM1CTL	PBWKEN	IAPCTL	IAPCTL2	IAPEN	IAPDATA	
18h	HIX2	RPLN19	PAWKEN					POROFF
40h	LCDRAM							
4eh	LCDRAM							

◇范例: 将立即数写入 R-Plane 寄存器

```

MOV LW    AAH           ; 将立即数 AAH 写入 W 寄存器
MOV WR    05H           ; 将 W 值写入 R_plane 位于 05H
    
```

◇范例: 将 R-Plane 位于 20H 的数据移入 W 寄存器

```

MOV RW    20H           ; R-Plane 位于 20H 的值移入 W
    
```

◇范例: 通过间接寻址模式清除 R-Plane

```

MOV LW    20H           ; W = 20H
MOV WF    RSR           ; 将 R-Plane 地址设为 RSR 寄存器

LOOP:
MOV LW    00H
MOV WR    INDR          ; 清除 R-Plane 20H
    
```

◇范例: 通过间接寻址模式清除 F-Plane RAM 数据

```

MOV LW    20H           ; W = 20H (SRAM 起始地址)
MOV WF    FSR           ; 将用户 SRAM 的起始地址设置为 FSR 寄存器

LOOP:
MOV LW    00H
MOV WF    INDF          ; 清除用户 SRAM 数据
INCF     FSR, 1         ; 增加下一个地址的 FSR
MOV LW    80H           ; W = 80H (SRAM 结束地址)
XOR WF    FSR, 0        ; 检查 FSR 是用户 SRAM 的结束地址
BTFSS    STATUS, Z      ; 检查 Z 旗标
GOTO     LOOP          ; 如果 Z = 0, 跳转到 LOOP
...
; 如果 Z = 1, 退出 LOOP
    
```

F00	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INDF	INDF							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	-	-	-	-	-	-	-	-

F00.7~0 **INDF**:不是物理寄存器，寻址INDF实际上指向其地址包含在FSR寄存器中的F-Plane寄存

F04	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
FSR	GB3	FSR						
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	0	0	0	0	0	0	0	0

F04.7 **GB3**: 通用位 3

F04.6~0 **FSR**: F-Plane文件选择寄存器，间接寻址模式指针

F1C	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RSR	RSR							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	0	0	0	0	0	0	0	0

F1C.7~0 **RSR**: R-Plane文件选择寄存器，间接寻址模式指针

R00	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INDR	INDR							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	-	-	-	-	-	-	-	-

R00.7~0 **INDR**: 不是物理寄存器，寻址INDR实际上指向RSR寄存器中包含地址的R-Plane寄存器

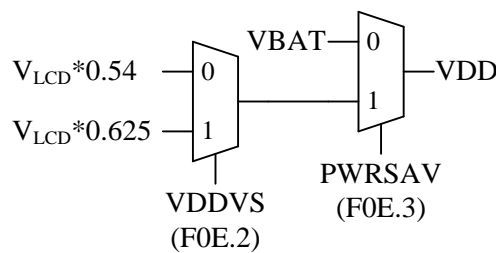
6. 电源管理

降压省电模式 (仅适用于 P75D1A)

用户一上电必须先关闭 POR (对 POROFF 寄存器写入 0x37)。

藉由设置 PWRSAV 寄存器, P75D1A 可以使用降压省电模式功能来降低内部电压 V_{DD} 以节省功耗。使用降压省电模式必须设定 LCD bias 为 1/3。

如下图, V_{BAT} 是该芯片的电源, V_{DD} 是芯片工作的内部电压, V_{LCD} 为 0.89~1 倍的 V_{BAT} (V_{LCD} 电压设定由 LCDBV 决定, 更多信息可以参阅 LCD 章节)。当 PWRSAV 使能时, V_{DD} 为 V_{LCD} 的分压, 其分压值可选择为 0.54 倍或是 0.625 倍。



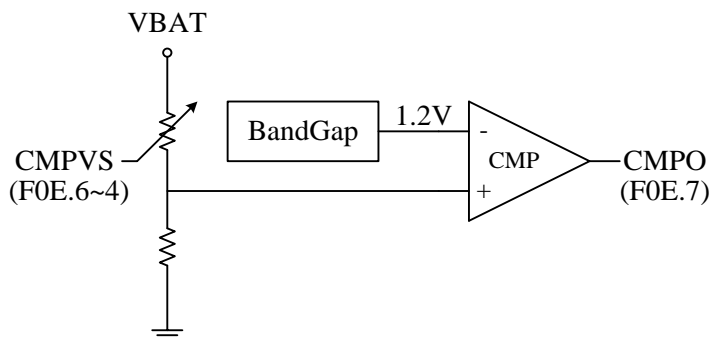
降压省电模式

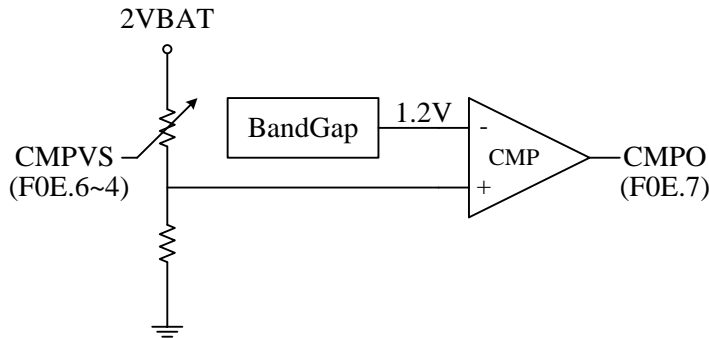
低电量检测 (LBD)

如下图, 内部 1.2V 带隙基准(bandgap)为低电量检测(LBD)功能提供精确的电压参考, V_{BAT} (P75D1A) 或 $2*V_{BAT}$ (P75L1A) 被电阻分压到一定电平, 然后与带隙基准电压进行比较。带隙基准和比较器会消耗不可忽略的电流, 因此用户不应经常使用它们。由于 V_{BAT} 电压电平变化缓慢, 用户可以每小时检测一次或每天检测一次, 以减少电流消耗。

*P75L1A 在使用 LBD 功能时, 必须保持 LCDON 为 1。

P75D1A:



P75L1A: (LCDON=1)


F0E	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
LBDCTL	CMPO	CMPVS			PWRSVAV	VDDVS	LCDPCKSO	PORPDF
R/W	R	R/W	R/W	R/W	R/W	R/W	R/W	R
Reset	-	0	0	0	0	0	0	-

F0E.7 CMPO:低电量检测 (LBD) 的结果。CMPO = 0表示 V_{BAT} 低于CMPVS所设立的门槛值。
注意：P75L1A必须打开LCD (LCDON=1)才能执行此功能

F0E.6~4 CMPVS: 低电量检测 (LBD) 电压门槛值选项
P75D1A:

000: 关闭低电量检测 (关闭比较器和带隙)

001: 检测 $V_{BAT} > 2.4V$

010: 检测 $V_{BAT} > 2.5V$

011: 检测 $V_{BAT} > 2.6V$

100: 检测 $V_{BAT} > 2.7V$

101: 检测 $V_{BAT} > 2.8V$

110: 检测 $V_{BAT} > 2.9V$

111: 检测 $V_{BAT} > 3.0V$

P75L1A:

000: 关闭低电量检测 (关闭比较器和带隙)

001: 检测 $V_{BAT} > 1.20V$

010: 检测 $V_{BAT} > 1.25V$

011: 检测 $V_{BAT} > 1.30V$

100: 检测 $V_{BAT} > 1.35V$

101: 检测 $V_{BAT} > 1.40V$

110: 检测 $V_{BAT} > 1.45V$

111: 检测 $V_{BAT} > 1.50V$

F0E.3 PWRSVAV: P75D1A的省电控制。上电后，用户必须先对POROFF寄存器写入0x37以除能POR。
注意：P75L1A必须保持PWRSVAV = 0

0: 禁止, $V_{DD} = V_{BAT}$

1: 使能, $V_{DD} = V_{LCD} * 0.54$ or $V_{LCD} * 0.625$

F0E.2 VDDVS: V_{DD} 电压选择。VDDVS仅在PWRSVAV = 1时有效。

0: $V_{DD} = V_{LCD} * 0.54$

1: $V_{DD} = V_{LCD} * 0.625$

F16	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTIE1	EA						RFC24OVIE	LBDIE
R/W	R/W						R/W	R/W
复位	1						0	0

F16.7 **EA:** 全局中断使能

0: 禁止

1: 使能

F16.0 **LBDIE:** 低电量检测(LBD) 中断使能。当LBDIE=1时，CMPVS不能为0。

0: 禁止

1: 使能

F17	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTIF1							RFC24OVF	LBDIF
R/W							R/W	R/W
复位							0	0

F17.0 **LBDIF:** 低电量检测(LBD)中断旗标

当CMPO=0时由硬件设置LBDIF为1，用户将0xFE写入INTIF1以清除该旗标，但当CMPO持续为0时，LBDIF无法被清除。

7. 复位 (Reset)

此芯片有 5 种复位方式，由系统配置寄存器 (SYSCFG) 控制。复位后，SFR 返回其默认值，程序计数器 (PC) 清零，并且系统从复位向量 000H 开始运行。状态寄存器 (STATUS) 上的 TO 和 PD 旗标指示系统复位状态。

(1) 上电复位 / 低电压复位 (POR)

上电时必须大于 POR 电压值。上电后，用户必须先对 POROFF 寄存器写入 0x37 以除能 POR。

- POR 约 1.0V @25°C

(2) 软件复位 (SWRST)

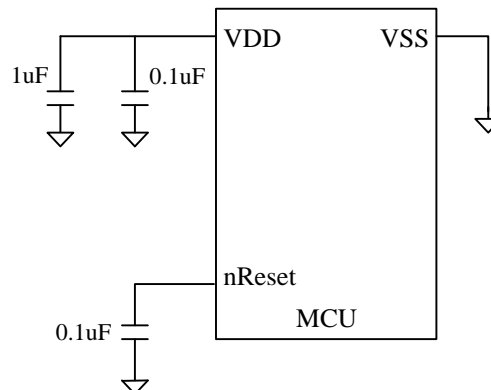
对寄存器 R15 写入 56h 可产生软件复位。

(3) ROM 错误复位 (LVCR)

永远始能。当低压使 ROM 值读取错误时，会令芯片复位，LVCR 遵循最小工作电压。

(4) 外部引脚复位 (nRESET, PA7)

可以通过 SYSCFG 寄存器中的 nXRSTE 来禁用或启用外部引脚复位 (nRESET)。外部复位引脚为低电平有效，应至少保持 2 个 SIRC 时钟周期为低电平，以确保复位有效。外部复位可以在开机期间使系统复位，良好的外部复位电路可以保护系统以避免在不适当的电源条件下运行。



(5) 看门狗复位 (WDT)

可以通过 SYSCFG 寄存器中的 nWDTE 来禁用或启用看门狗复位 (WDT)，设置 WDTPSC 可定义 WDT 复位产生周期。看门狗的时钟是由系统时钟(F_{sys})提供，在 FAST/SLOW 模式下运行，在 IDLE/STOP 模式下停止。WDT 复位计数器可以通过其他复位或是 CLRWDT 指令清零。

- WDT 周期 = 2.0sec/1.0sec , $F_{sys} = \text{SIRC}$

F03	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
STATUS	GB2	GB1	RAMBK	TO	PD	Z	DC	C
R/W	R/W	R/W	R/W	R	R	R/W	R/W	R/W
Reset	0	0	0	-	-	0	0	0

F03.4 **TO**: WDT 超时旗标
 0: 上电复位, POR复位或CLRWDWT / SLEEP指令后
 1: 发生WDT 超时

F03.3 **PD**: 省电旗标
 0: 上电复位, POR复位, 或执行CLRWDWT 指令后
 1: 执行 SLEEP指令后

R04	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
WDTCLR	WDTCLR							
R/W	W							
Reset	-	-	-	-	-	-	-	-

R04.7~0 **WDTCLR**: 写这个寄存器清除 WDT (=CLRWDWT指令)

R0A	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWM0CTL	PWM0CKS	T2PSC		PWM0PSC			PWM0NOE	WDT_PSC
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	1	0	0	0	0	0	0	0

R0A.0 **WDT_PSC**: WDT分频, 0: $F_{sys}/65536$ 1: $F_{sys}/32768$

R1F	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
POROFF	POROFF							
R/W	W							R/W
Reset	-	-	-	-	-	-	-	0

R1F.7~0 **POROFF (W)**: 将0x37写入该寄存器来关闭POR

R1F.0 **POROFF (R)**: POROFF旗标, 该旗标表示POROFF功能是否启用
 0: POROFF功能未启用
 1: POROFF功能已启用

R15	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IAPEN	IAPEN / SWRST							
R/W	W							R/W
复位	-	-	-	-	-	-	-	0

R15.7~0 **SWRST**: 软件复位
 写入 56h 可产生软件复位

8. 系统时钟

系统时钟源(F_{sys})有 3 种

- (1) **SIRC** (慢钟, 内部慢速 RC 振荡器)

P75D1A: $32768\text{Hz} \pm 1.0\%$ @ $V_{DD}=3.0\text{V}$, 25°C

P75L1A: $32768\text{Hz} \pm 2.5\%$ @ $V_{DD}=1.5\text{V}$, 25°C

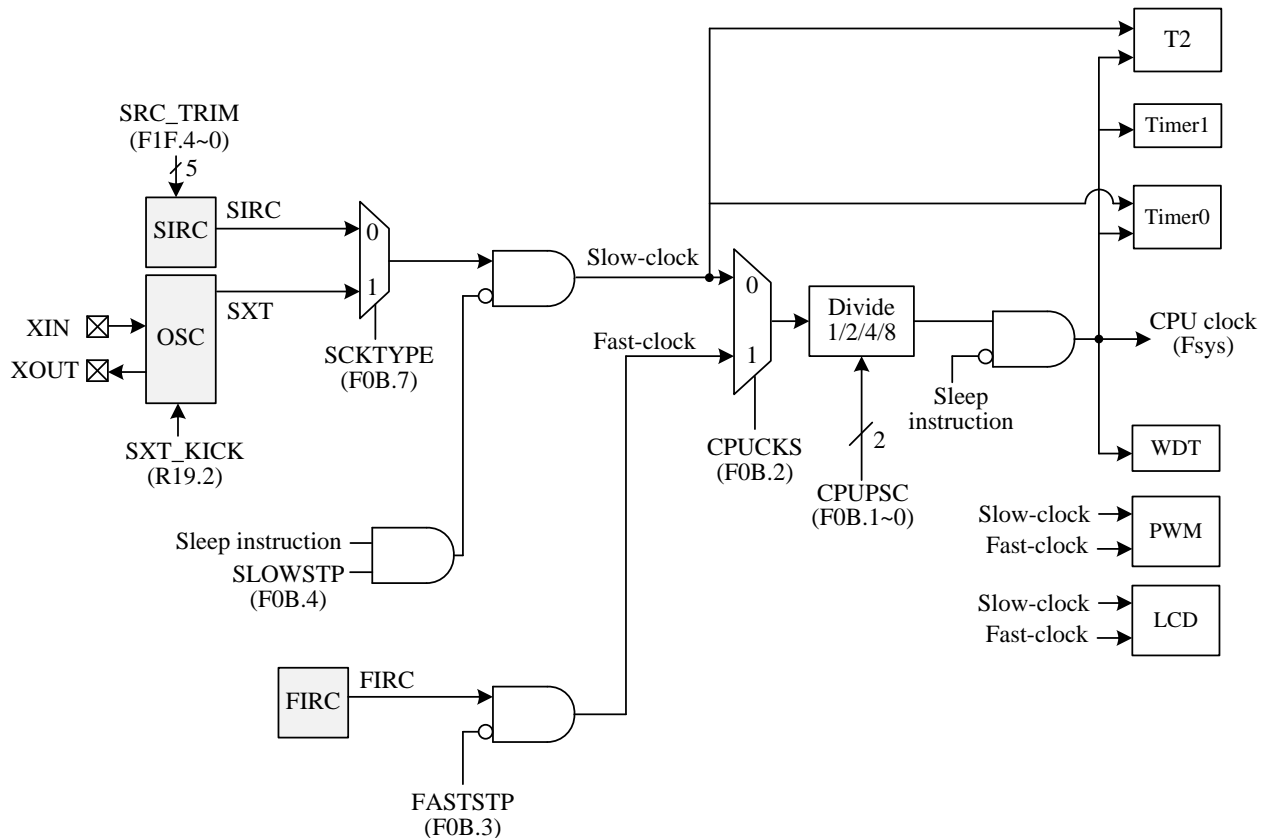
- (2) **SXT** (慢钟, 外部慢速晶振 32768Hz)

建议匹配电容: 两个 15P 电容

- (3) **FIRC** (快钟, 内部快速 RC 振荡器)

约 2.8MHz @ $V_{DD}=3.0\text{V}$, 1.0MHz @ $V_{DD}=1.5\text{V}$

支持透过慢钟 (SIRC 或 SXT) 来推算快钟的频率



时钟电路框图

四種工作模式

该器件采用双系统时钟设计。在运行期间，用户可以直接在快钟（FIRC）和慢钟（SIRC 或 SXT）之间切换系统时钟，可以直接选择 1, 2, 4 或 8 的时钟分频。由 CLKCTL 寄存器来控制系统时钟的工作。H/W 会自动阻止该寄存器 S/W 的异常设置。S/W 只能在快钟模式下更改慢钟的类型（SIRC 或 SXT）。CLKCTL 寄存器建议逐位写入。有四种工作模式：

FAST 模式:

在此模式下，CPU 时钟为快钟。

SLOW 模式:

上电或复位后，器件进入 SLOW 模式。在该模式下为省电可停止快钟（FASTSTP = 1），并启用慢钟。默认慢钟是 SIRC。

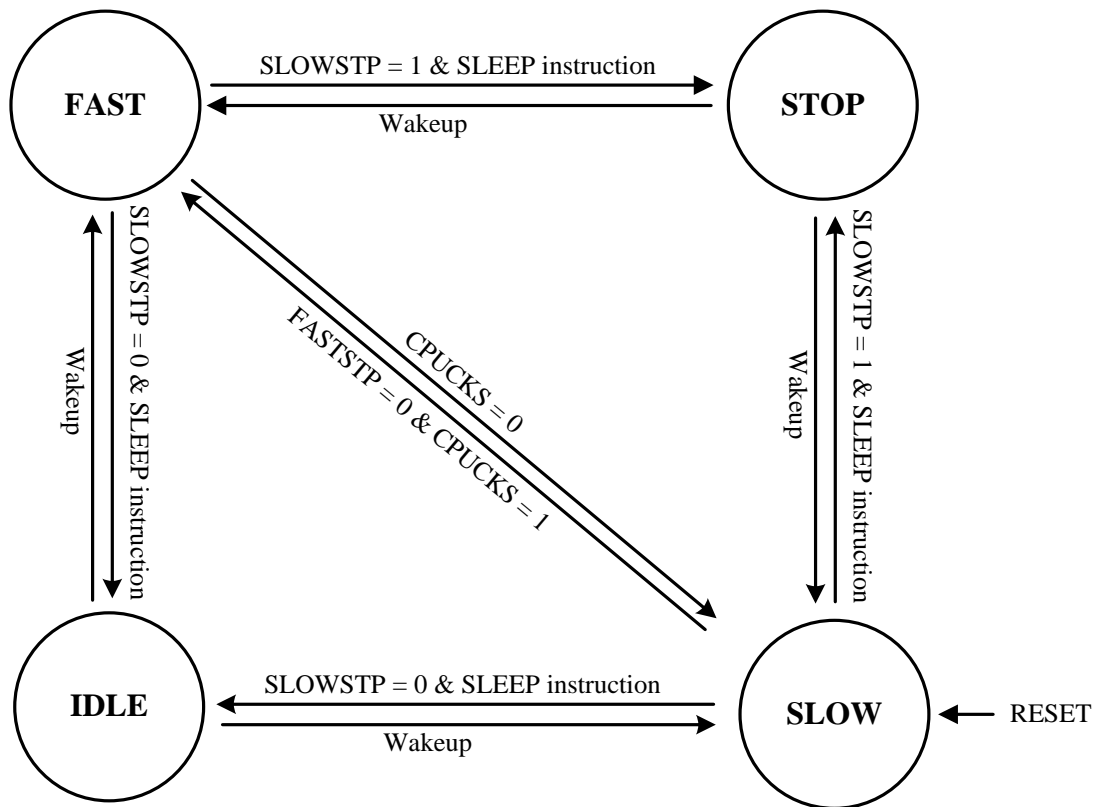
IDLE 模式:

如果在执行 SLEEP 指令之前使能了慢钟（SLOWSTP = 0）和 T2CKS = 0，则 CPU 进入空闲模式。在此模式下，慢钟源保持 T2 模块运行。除 T2 相关电路外，CPU 停止读取代码并停止所有模块。可以通过复位或中断唤醒来终止空闲模式。

STOP 模式:

如果在执行 SLEEP 指令之前禁用慢钟（SLOWSTP=1）且 LCD 驱动器关闭（LCDON = 0），则在执行 SLEEP 指令后，每个模块都将关闭，器件进入 STOP 模式。

可以通过复位或引脚唤醒来终止 STOP 模式。



CPU工作框图

◇范例: 将工作模式从 SLOW 模式切换到 FAST 模式

BCF	FASTSTP	; 使能快钟
BSF	CPUCKS	; 将系统时钟源切换到快钟

◇范例: 将工作模式从 FAST 模式切换到 SLOW 模式

BCF	SLOWSTP	; 使能慢钟
BCF	CPUCKS	; 将系统时钟源切换到慢钟
BSF	FASTSTP	; 停止快钟

◇范例: 将工作模式切换到 IDLE 模式

BCF	SLOWSTP	; 使能慢钟
SLEEP		; 进入IDLE模式

◇范例: 将工作模式切换到 STOP 模式

BSF	SLOWSTP	; 停止慢钟
SLEEP		; 进入STOP模式

F0B	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CLKCTL	SCKTYPE	SXTGAIN		SLOWSTP	FASTSTP	CPUCKS	CPUPSC	
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位	0	1	1	0	1	0	1	1

- F0B.7 **SCKTYPE**: 慢钟类型, 只能在快速模式 (SELFCCK = 1) 下更改该位。
 0: SIRC
 1: SXT, 也将PA3和PA4设置为晶振引脚。
 *在SXT模式下, 用户应将PA3和PA4引脚设置为上拉输入 (引脚模式0)
- F0B.6~5 **SXTGAIN**: SXT振荡器增益
 3 = 最高增益, 0 = 最低增益
 较高的增益可以缩短晶振起振时间。较低的增益可以减少电流。
- F0B.4 **SLOWSTP**: 控制慢钟停止
 0: 运行
 1: 停止
- F0B.3 **FASTSTP**: 控制快钟停止, 只有当CPUCKS = 0时, 该位才能被改变
 0: 运行
 1: 停止
- F0B.2 **CPUCKS**: 系统时钟 (Fsys) 选择, 只有在FASTSTP = 0时才能更改该位
 0: 慢钟
 1: 快钟
- F0B.1~0 **CPUPSC**: 系统时钟源预分频器
 00: 除以8
 01: 除以4
 10: 除以2
 11: 除以1

R03	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWRDN	PWRDN							
R/W	W							
Reset	-	-	-	-	-	-	-	-

- R03.7~0 **PWRDN**: 写这个寄存器 (= SLEEP指令) 后进入IDLE模式或STOP模式

慢速晶振的使用方式

上电后，系统时钟默认为内部慢速时钟(SIRC)。想要让系统时钟使用慢速晶振(SXT)，必须先将系统时钟切换成快钟，然后将慢钟种类切换为慢速晶振，最后再将系统时钟切换回慢钟。

TM57P75L1A 支持使用 SXT_KICK 来帮助低压下的 SXT 起振，引脚 CUP1-CUP2 与 CUP3 必须要接 0.1uF 电容，且 SXT 起振稳定后要清除 SXT_KICK。

无使用 KICK 功能的范例程序:

```

BCF    FASTSTP    ;系统时钟切换为快钟
BSF    CPUCKS

BSF    SCKTYPE    ;慢钟种类由内部慢速时钟切换为外部慢速晶振
...
NOP    ;至少需要 500ms 等待 SXT 稳定
...
BCF    CPUCKS    ;系统时钟切换回慢钟
BSF    FASTSTP
    
```

使用 KICK 功能的范例程序:

```

BCF    FASTSTP    ;系统时钟切换为快钟
BSF    CPUCKS

MOVLW  00000100B ;设置 SXT_KICK
MOVWR  RPLN19

BSF    SCKTYPE    ;慢钟种类由内部慢速时钟切换为外部慢速晶振
...
NOP    ;至少需要 650ms 等待 SXT 稳定 @1.2V
...
MOVLW  00000000B ;清除 SXT_KICK
MOVWR  RPLN19

BCF    CPUCKS    ;系统时钟切换回慢钟
BSF    FASTSTP
    
```

产品	V _{DD}	切换前 SXT_KICK (R19.2)	SXTGAIN (F0B.6~5)	SXT稳定后 SXT_KICK (R19.2)
TM57P75L1A	<1.35V	1	01	0
	1.35V~1.7V	1	00	0
TM57P75D1A	1.8V~2.5V	0(默认值)	11(默认值)	0
	2.5V~3.3V	0	10	0

不同 V_{DD} 条件下的 SXTGAIN 建议值

F0B	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CLKCTL	SCKTYPE	SXTGAIN		SLOWSTP	FASTSTP	CPUCKS	CPUPSC	
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位	0	1	1	0	1	0	1	1

F0B.7 SCKTYPE: 慢钟类型，只能在快速模式（SELFCCK = 1）下更改该位。

0: SIRC

1: SXT, 也将PA3和PA4设置为晶振引脚。

*在SXT模式下，用户应将PA3和PA4引脚设置为上拉输入（引脚模式0）

F0B.6~5 SXTGAIN: SXT振荡器增益

3 = 最高增益，0 = 最低增益

较高的增益可以缩短晶振起振时间。较低的增益可以减少电流。

F0B.4 SLOWSTP: 控制慢钟停止

0: 运行

1: 停止

F0B.3 FASTSTP: 控制快钟停止，只有当CPUCKS = 0时，该位才能被改变

0: 运行

1: 停止

F0B.2 CPUCKS: 系统时钟（F_{sys}）选择，只有在FASTSTP = 0时才能更改该位

0: 慢钟

1: 快钟

F0B.1~0 CPUPSC: 系统时钟源预分频器

00: 除以8

01: 除以4

10: 除以2

11: 除以1

R19	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RPLN19	PB7LOE	-	-	-	PA6LOE	SXT_KICK	-	-
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

R19.2 SXT_KICK: 帮助SXT低壓起振（仅限P75L1A使用）

0: 不启用

1: 启用

透过慢钟来推算快钟的频率

让使用者可以自行透过慢钟来推算当前慢钟与快钟的比值。在已知慢钟频率下，也可以得到快钟的频率值。取样時間固定为 32 个慢钟周期，借用 RFC 计数器来计算快钟，此计数值会存放于 RFCNT (F11.7~0, F12.7~0)内。

公式如下：

$$32 * \text{慢钟周期} = \text{RFCNT 值} * \text{快钟周期}$$

以慢钟为 32KHz 为例，取样時間固定为 32 個慢鐘週期，故取样时间为 $= 32 * 31250\text{ns} = 1\text{ms}$ ，若计算完得到的 RFCNT 值为 2700(0xA8C)，则可回推出当前快钟频率为 2.7MHz (周期 370.37 ns)。

范例程序：

BCF	FASTSTP	
BSF	CFEN	； 当 CFEN=1 时，硬件会主动将 RFC 计数器的时钟源设为快钟
BCF	RFCSTP	； 放开 RFC 计数器的时钟
BCF	RFCLR	； 放开 RFC 计数器的复位(RESET)
BSF	CFST	； 开始取样
CFWAIT:		； 当计算完成时，硬件会清除 CFST 旗标
BTFSC	CFST	；
GOTO	CFWAIT	；
MOVFW	RFCNTL	； 完成取样，读取计数值

F19	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
FPLN19	CFEN	CFST	-	-	-	LCDCKS		LCDPCKS1
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	0	0	0	0	0	0	0	0

F19.7 **CFEN**: 启用捕获快钟的功能

当 CFEN=1 时，硬件会主动将 RFC 计数器的时钟源设为快钟。

F19.6 **CFST**: 捕获快钟功能的启动旗标

用户设置 CFST=1 来启动 RFC 计数器，并且持续 32 个慢钟。计算完成后，硬件将清除该旗标以通知用户。

F0F	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RFCTL	RFCLR	T1STPRFC	T0STPRFC	RFCSTP	SLOWPSC		RFCHS	
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	1	0	0	1	1	1	0	0

F0F.7 **RFCLR:** RFC 24位计数器复位(reset)。当RFCLR=1时，RFCNT被清除为0。

F0F.4 **RFCSTP:** RFC功能总开关。当RFCSTP=1时，RFC停止振荡(RFCLK=0)。
 0: RFC功能启用 1: RFC功能关闭

F11	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RFCNTH	RFCNTH							
R/W	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0

F11.7~0 **RFCNTH:** RFC计数器高字节，RFCNT位15~8

F12	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RFCNTL	RFCNTL							
R/W	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0

F12.7~0 **RFCNTL:** RFC计数器低字节，RFCNT位7~0

F18	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RFCNTH24	RFCNTH24							
R/W	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0

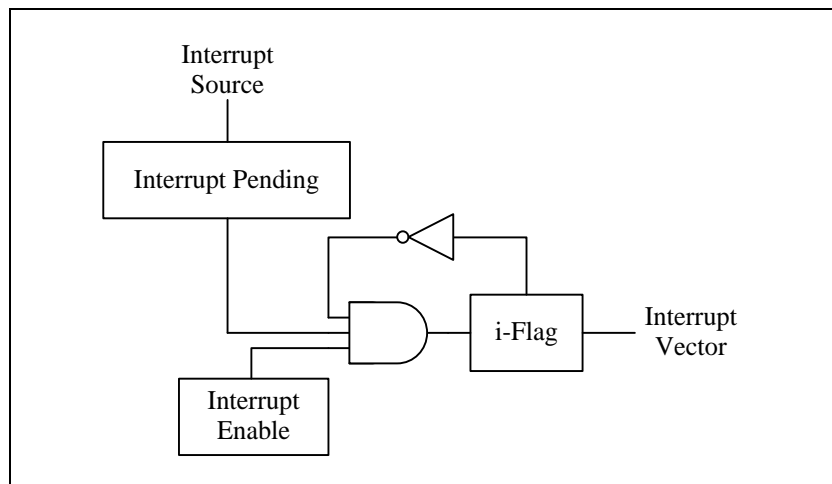
F18.7~0 **RFCNTH24:** RFC计数器高字节，RFCNT位23~16

9. 中断

该器件具有 1 级，1 个向量和 9 个中断源。每个中断源都有自己的使能控制位。不管它的使能控制位为 0 还是 1，中断事件都将设置其各自的挂起旗标。

如果相应的中断使能位已被设置（INTIE），则会触发 CPU 为中断服务。CPU 在当前执行的指令周期结束时接受中断。同时，将“CALL 001”指令插入 CPU，并设置 i-flag 以防止递归中断嵌套。

在执行“RETI”指令之后 i-flag 即被清零。也就是说，在中断服务未完成时至少有一条指令在主程序中执行着。中断事件是电平触发，在处理中断服务程序时 F/W 必须清除中断事件寄存器。



F08	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTIE	PWM0IE	TM1IE	RFCIE	TM0IE	T2IE	INT2IE	INT1IE	INT0IE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

- F08.7 **PWM0IE:** PWM0 中断使能
0: 禁止
1: 使能
- F08.6 **TM1IE:** Timer1 中断使能
0: 禁止
1: 使能
- F08.5 **RFCIE:** RFC 中断使能
0: 禁止
1: 使能
- F08.4 **TM0IE:** Timer0 中断使能
0: 禁止
1: 使能
- F08.3 **T2IE:** T2 中断使能
0: 禁止
1: 使能
- F08.2 **INT2IE:** INT2 (PA7) 中断使能

- 0: 禁止
1: 使能
- F08.0 **INT0IE**: INT0 (PA0) 中断使能
0: 禁止
1: 使能

F09	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTIF	PWM0IF	TM1IF	RFCIF	TM0IF	T2IF	INT2IF	INT1IF	INT0IF
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

- F09.7 **PWM0IF**: PWM0 中断事件挂起旗标
在PWM0周期完成时由H/W设置, 通过S/W将0x7F写入INTIF清除该旗标
- F09.6 **TM1IF**: Timer1中断事件挂起旗标
当Timer1溢出时由H/W设置, 通过S/W将0xBF写入INTIF清除该旗标
- F09.5 **RFCIF**: RFC中断旗标
RFC1T=0时:
此位为16位计数器溢位旗标。当16-bit RFC 计数器溢位时, 硬件会设置RFCIF为1。用户通过将0xDF写入INTIF以清除此旗标。
RFC1T=1时:
此位为RFC振荡周期旗标。每当RFCLK正缘触发时, 硬件会设置RFCIF为1。用户通过将0xDF写入INTIF以清除此旗标。當此旗标为1时, RFCNT会暂停计数。
- F09.4 **TM0IF**: Timer0中断事件挂起旗标
当timer0溢出时由H/W设置, 通过S/W将0xEF写入INTIF清除该旗标
- F09.3 **T2IF**: T2中断事件挂起旗标
当T2溢出时由H/W设置, 通过S/W将0xF7写入INTIF清除该旗标
- F09.2 **INT2IF**: INT2(PA7)引脚中断挂起旗标
在INT2引脚的下降沿/上升沿由H/W设置, 通过S/W将0xFB写入INTIF清除该旗标
- F09.0 **INT0IF**: INT0(PA0) 引脚中断挂起旗标
在INT0引脚的下降沿/上升沿由H/W设置, 通过S/W将0xFE写入INTIF清除该旗标

F0C	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
MF0C	T2CLR	T2CKS	TM0STP	TM1STP	TM1CLR	INT2EDG	INT1EDG	INT0EDG
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

- F0C.2 **INT2EDG**: INT2引脚 (PA7) 中断触发边沿选择
0: 下降沿触发
1: 上升沿触发
- F0C.0 **INT0EDG**: INT0引脚 (PA0) 中断触发边沿选择
0: 下降沿触发
1: 上升沿触发

F16	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTIE1	EA						RFC24OVIE	LBDIE
R/W	R/W						R/W	R/W
复位	1						0	0

- F16.7 **EA**: 全局中断使能

- 0: 禁止
1: 使能
- F16.1 **RFC24OVIE:** RFC 24 位计数器溢出中断使能
0: 禁止
1: 使能
- F16.0 **LBDIE:** 低电量检测(LBD) 中断使能。当LBDIE=1时, CMPVS不能为0。
0: 禁止
1: 使能

F17	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTIF1							RFC24OVF	LBDIF
R/W							R/W	R/W
复位							0	0

- F17.1 **RFC24OVF:** RFC 24 位计数器溢出中断旗标。
当RFC 24 位计数器溢出时由硬件设置RFC24OVF 为1, 用户将0xFD写入INTIF1以清除该旗标。
- F17.0 **LBDIF:** 低电量检测(LBD)中断旗标
当CMPO=0时由硬件设置LBDIF为1, 用户将0xFE写入INTIF1以清除该旗标, 但当CMPO持续为0时, LBDIF无法被清除。

10. GPIO 端口

此芯片包含了 PA0~PA7, PB0~PB3, PB7 共 13 个 GPIO, 所有 GPIO(不包含 PA7) 皆支持引脚模式 0~3, 而 PA7 仅支持引脚模式 0~1。引脚模式可通过 S/W 设置, 包含了施密特触发器输入、内置上拉电阻、CMOS 推挽输出或开漏输出等。要在施密特触发器输入模式下使用该引脚, S/W 需要将 I/O 引脚设置为模式 0 或模式 1 以及相应的端口数据 PxD=1。

读取引脚数据(PxD)在不同的指令中会具有不同的含义。在“Read-Modify-Write”指令中, CPU 读取的是输出数据寄存器(PxD)。而在其他指令中, CPU 读取的是引脚状态。所谓的“Read-Modify-Write”指令包括了 BSF, BCF 以及所有使用 F-Plane 作为目的地的指令。

P75L1A 的用户可透过 HIX2 寄存器来开启引脚输出倍压功能, 此芯片共有 4 个引脚(PB0、PB1、PA6、PA1)支援此功能, 且有各自独立的倍压开关。需留意当 PA1 开启引脚输出倍压的功能时, 会影响 PA1 上 RFC2R 的特性。

* P75D1A/L1A 无 PB4~PB6

4 种引脚模式的操作如下所示：

引脚模式 PxxMOD	输出数据寄存器 PxDx	引脚状态	上拉电阻	施密特触发器输入	引脚功能
模式 0	0	低驱动	N	N	开漏输出低
	1	上拉	Y	Y	输入带上拉
模式 1	0	低驱动	N	N	开漏输出低
	1	高阻态	N	Y	输入不带上拉
模式 2	0	低驱动	N	N	CMOS 推挽输出
	1	高驱动	N	N	
模式 3	1	-	N	N	详见”引脚模式 3 对应的功能表”(p.45)

*在 SXT 模式下, 用户应将 PA3 和 PA4 引脚设置为上拉输入 (模式 0)

*PB3~PB0 无法透过 PINMOD 设置上拉, 需要设 PBPUx=1 & PBDx=1 来设置上拉

GPIO 基本引脚功能表 (不包含 PA7)

系统配置寄存器 SYSCFG.12	引脚模式 PA7MOD	输出数据寄存器 PAD.7	引脚状态	上拉电阻	施密特触发器输入	引脚功能
0	0	0	低驱动	N	N	开漏输出低
0	0	1	上拉	Y	Y	输入带上拉
0	1	0	低驱动	N	N	开漏输出低
0	1	1	高阻态	N	Y	输入不带上拉
1	0	1	高阻态	Y	Y	复位输入带上拉

PA7 基本引脚功能表

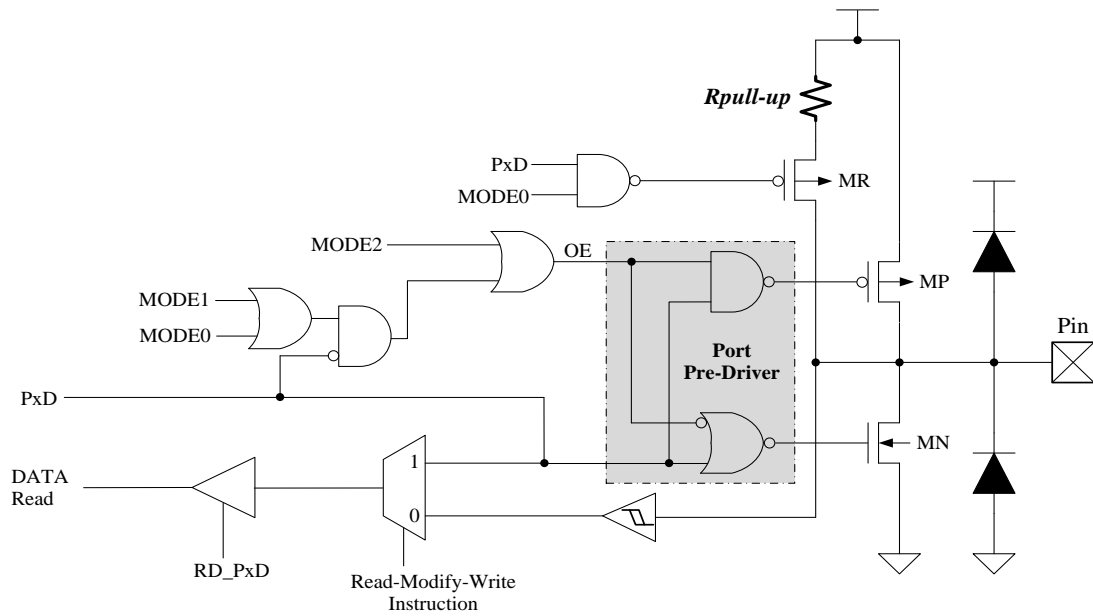
除了基本 I/O 端口功能之外，每个引脚可以具有一个或多个替代功能。列表如下：

引脚名	引脚中断 (由用户选择触发 边沿类型)	引脚唤醒 (固定为电平 变化触发)	LCD	PWM	RFC	外部晶振	引脚复位
PA0	INT0	PAWKEN0			RFC1R		
PA1		PAWKEN1		PWM0N	RFC2R		
PA2		PAWKEN2			RFC0R		
PA3		PAWKEN3				XOUT	
PA4		PAWKEN4				XIN	
PA5		PAWKEN5			RFCX		
PA6		PAWKEN6	SEG18	PWM0P			
PA7	INT2	PAWKEN7					nRESET
PB0		PBWKEN0	SEG28				
PB1		PBWKEN1	SEG27				
PB2		PBWKEN2	SEG26				
PB3		PBWKEN3	SEG25				
PB7		PBWKEN7	SEG12		RFC3R		

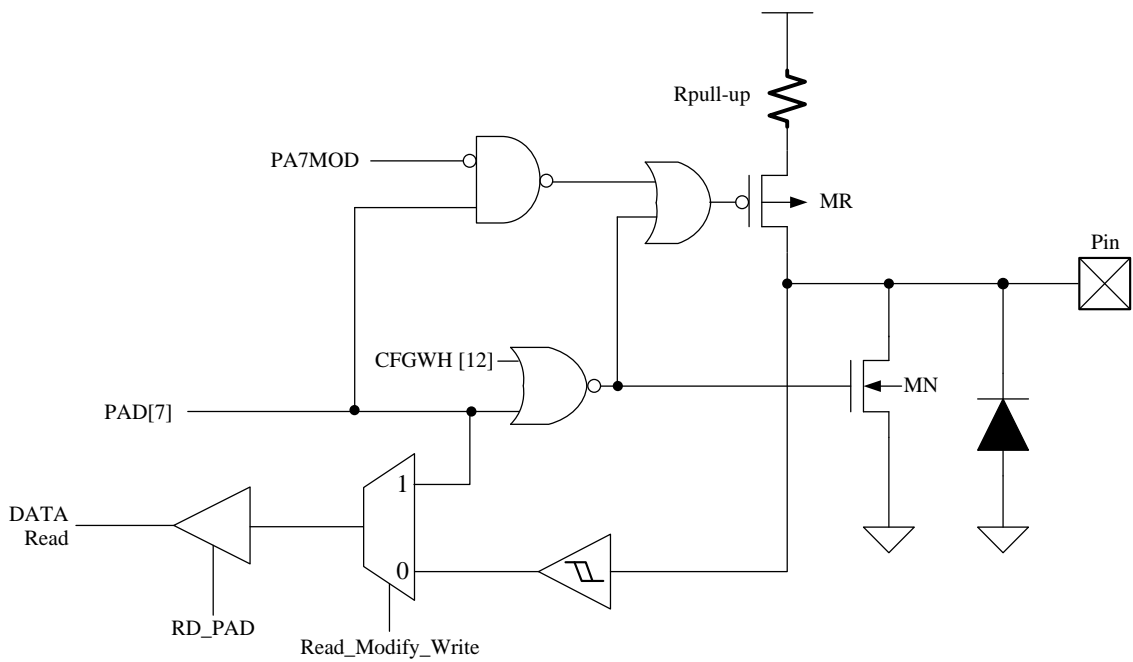
GPIO 替代功能表

引脚名	引脚模式 3
PA0	RFC1R
PA1	RFC2R
PA2	RFC0R
PA3	
PA4	
PA5	RFCX
PA6	PWM0P
PA7	
PB0	SEG28
PB1	SEG27
PB2	SEG26
PB3	SEG25
PB7	RFC3R

引脚模式 3 对应的功能表

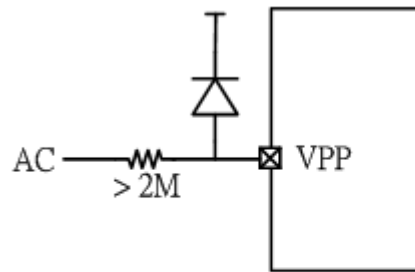


GPIO 端口结构图 (不包含 PA7)



GPIO 端口结构图 (PA7)

PA7 (VPP) 没有高压保护二极管，需要外接二极管和电阻来实现交流零点检测。参考电路如下所示：



Zero crossing detector circuit for VPP pin

F05	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PAD	PAD							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	1	1	1	1	1	1	1	1

F05.7~0 **PAD:** PA7~PA0 数据

R05	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PAMODH	—	PA7MOD	PA6MOD		PA5MOD		PA4MOD	
R/W	—	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	—	0	0	1	0	1	0	1

- R05.6 **PA7MOD:** PA7引脚模式
 0: 模式 0, 开漏带内部上拉电阻
 1: 模式 1, 开漏不带内部上拉电阻
- R05.5~4 **PA6MOD:** PA6 引脚模式
 00: 模式 0, 开漏带内部上拉电阻
 01: 模式 1, 开漏不带内部上拉电阻
 10: 模式 2, CMOS 推挽输出
 11: 模式 3, PWMP CMOS 推挽输出
- R05.3~2 **PA5MOD:** PA5引脚模式
 0: 模式 0, 开漏带内部上拉电阻
 01: 模式 1, 开漏不带内部上拉电阻
 10: 模式 2, CMOS 推挽输出
 11: 模式 3, RFCX 输入
- R05.1~0 **PA4MOD:** PA4 引脚模式
 00: 模式 0, 开漏带内部上拉电阻
 01: 模式 1, 开漏不带内部上拉电阻
 10: 模式 2, CMOS 推挽输出

R06	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PAMODL	PA3MOD		PA2MOD		PA1MOD		PA0MOD	
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	1	0	1	0	1	0	1

- R06.7~6 **PA3MOD:** PA3引脚模式
 00: 模式 0, 开漏带内部上拉电阻
 01: 模式 1, 开漏不带内部上拉电阻
 10: 模式 2, CMOS 推挽输出
- R06.5~4 **PA2MOD:** PA2引脚模式
 00: 模式 0, 开漏带内部上拉电阻
 01: 模式 1, 开漏不带内部上拉电阻
 10: 模式 2, CMOS 推挽输出
 11: 模式 3, RFC0R 输出
- R06.3~2 **PA1MOD:** PA1引脚模式
 00: 模式 0, 开漏带内部上拉电阻
 01: 模式 1, 开漏不带内部上拉电阻
 10: 模式 2, COMS 推挽输出
 11: 模式 3, RFC2R 输出
- R06.1~0 **PA0MOD:** PA0引脚模式
 00: 模式 0, 开漏带内部上拉电阻

- 01: 模式 1, 开漏式不带内部上拉电阻
- 10: 模式 2, CMOS 推挽输出
- 11: 模式 3, RFC1R 输出

F06	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PBD	PBD							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	1	1	1	1	1	1	1	1

F06.7~0 **PBD:** PB7~PB0数据

R07	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PBMODH	PB7MOD		PB6MOD		PB5MOD		PB4MOD	
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	1	0	1	0	1	0	1

R07.7~6 **PB7MOD:** PB7引脚模式

- 00: 模式 0, 开漏带内部上拉电阻
- 01: 模式 1, 开漏不带内部上拉电阻
- 10: 模式 2, COMS 推挽输出
- 11: 模式 3, RFC3R 输出

R08	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PBMODL	PB3MOD		PB2MOD		PB1MOD		PB0MOD	
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	1	0	1	0	1	0	1

R08.7~6 **PB3MOD:** PB3引脚模式

- 00: 模式 0, 开漏带内部上拉电阻
- 01: 模式 1, 开漏不带内部上拉电阻
- 10: 模式 2, CMOS 推挽输出 t
- 11: 模式 3, LCD SEG25 输出

R08.5~4 **PB2MOD:** PB2引脚模式

- 00: 模式 0, 开漏带内部上拉电阻
- 01: 模式 1, 开漏不带内部上拉电阻
- 10: 模式 2, COMS 推挽输出
- 11: 模式 3, LCD SEG26 输出

R08.3~2 **PB1MOD:** PB1引脚模式

- 00: 模式 0, 开漏带内部上拉电阻
- 01: 模式 1, 开漏不带内部上拉电阻
- 10: 模式 2, CMOS 推挽输出
- 11: 模式 3, LCD SEG27 输出

R08.1~0 **PB0MOD:** PB0 引脚模式

- 00: 模式 0, 开漏带内部上拉电阻
- 01: 模式 1, 开漏不带内部上拉电阻
- 10: 模式 2, COMS 推挽输出
- 11: 模式 3, LCD SEG28 输出

R12	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PBWKEN	PBWKEN							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

R12.7~0 **PBWKEN**: PB7,PB3~PB0电平变化唤醒始能。

用户不需要设定引脚模式，但需要依据自身需求设定PB_x为1(带上拉)或PB_x为0(不带上拉)。

0: 不启用

1: 启用

R12	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PBPU	-				PBPU			
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

R12.3~0 **PBPU**: PB3~PB0上拉电阻始能。

当PBPU_x为1且PB_x为1时，对应引脚的上拉电阻始能。

0: 不启用

1: 启用

R1A	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PAWKEN	PAWKEN							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

R1A.7~0 **PAWKEN**: PA7~PA0电平变化唤醒始能。

用户需要自行设定引脚模式，依据自身需求设定为模式0(带上拉)或模式1(不带上拉)，不做防呆。

0: 不启用

1: 启用

R0A	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWM0CTL	PWM0CKS	T2PSC		PWM0PSC			PWM0NOE	WDTPSC
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	1	0	0	0	0	0	0	0

R0A.1 **PWM0NOE**: PA1 引脚的 PWM0N 输出始能。用户需要自行设定 PA1 引脚模式为模式 2。

0: 禁止

1: 使能

R18	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
HIX2				HIX2_PB1	HIX2_PB0	HIX2_PA6	HIX2_PA1	HIX2
R/W				R/W	R/W	R/W	R/W	R/W
复位				0	0	0	0	0

R18.4 **HIX2_PB1**: PB1 HIX2 使能。（仅限P75L1A使用）(需要 LCDON (F10.7) = 1)

当HIX2_PB1 = 1时，PB1 的 CMOS输出高电压将会升压成2倍V_{BAT}。

R18.3 **HIX2_PB0**: PB0 HIX2 使能。（仅限P75L1A使用）(需要 LCDON (F10.7) = 1)

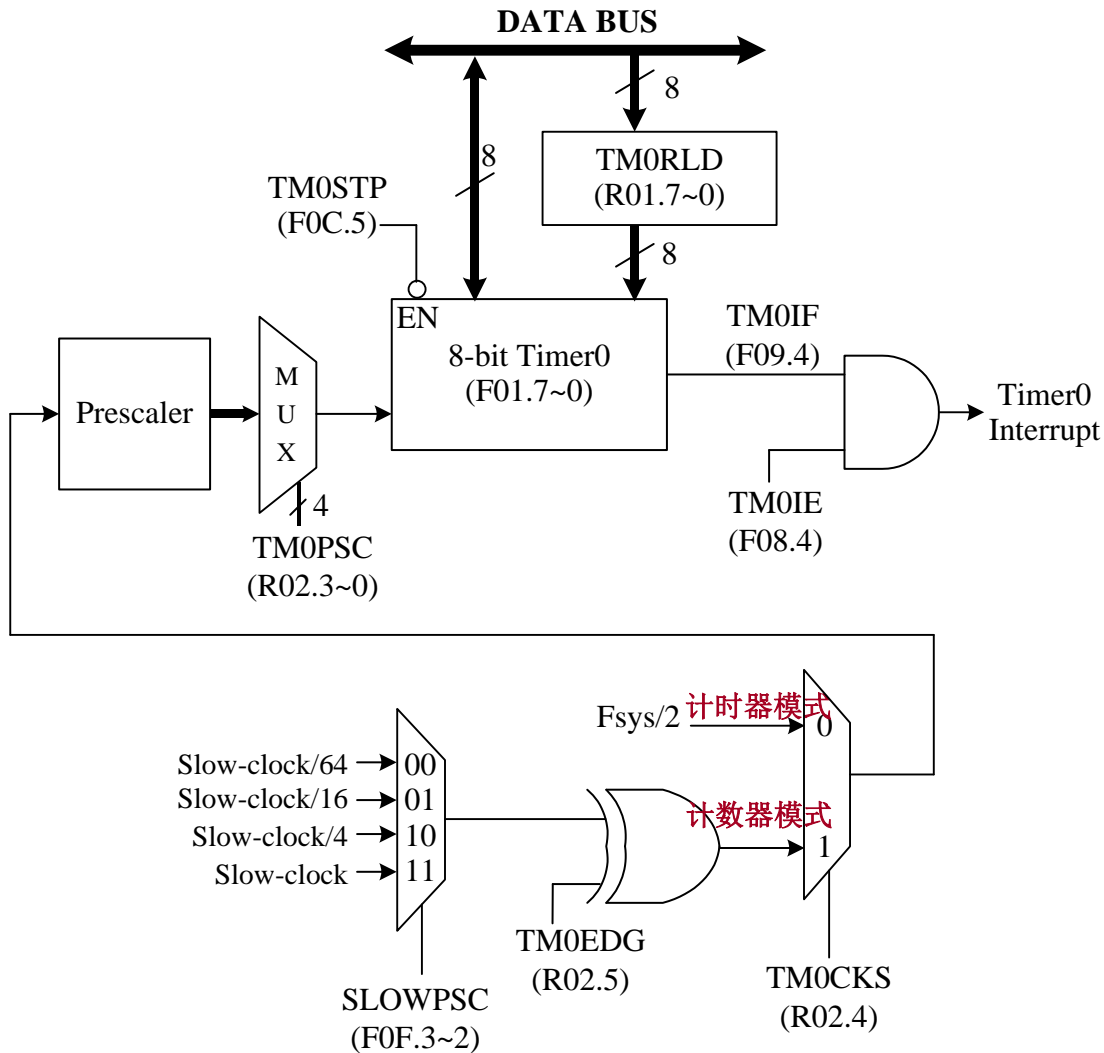
当HIX2_PB0 = 1时，PB0 的 CMOS输出高电压将会升压成2倍V_{BAT}。

- R18.2 **HIX2_PA6:** PA6 HIX2 使能。(仅限P75L1A使用)(需要 LCDON (F10.7) = 1)
当HIX2_PA6 = 1时, PA6 的 CMOS输出高电压将会升压成2倍 V_{BAT} 。
- R18.1 **HIX2_PA1:** PA1 HIX2 使能。(仅限P75L1A使用)(需要 LCDON (F10.7) = 1)
当HIX2_PA1 = 1时, PA1 的 CMOS输出高电压将会升压成2倍 V_{BAT} 。
- R18.0 **HIX2:** PA1与PA6的HIX2 使能(仅限P75L1A使用)(需要 LCDON (F10.7) = 1)
用于PWM0引脚。当HIX2 = 1时, PWM0 (PA1与PA6) 的 CMOS输出高电压将会升压成2倍 V_{BAT} 。

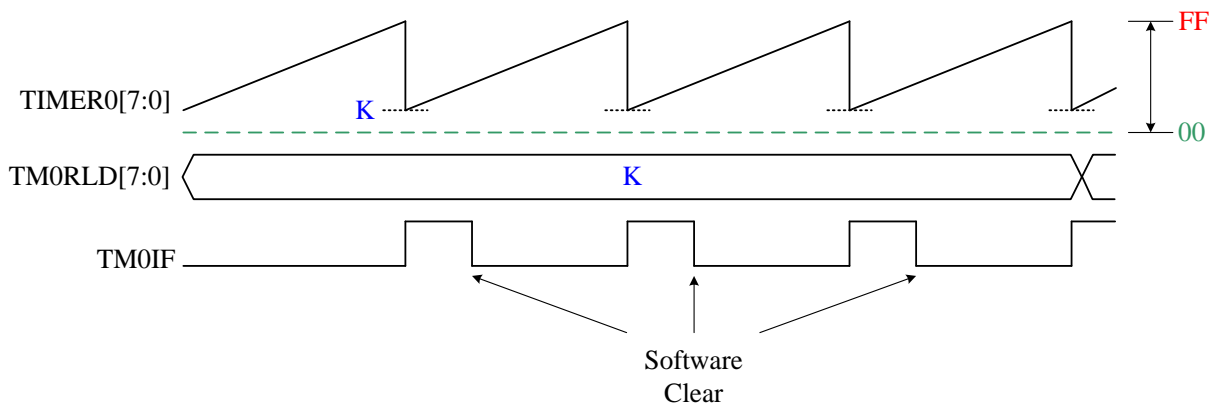
11. 定时器

Timer0

Timer0 是一个 8 位宽的定时器。Timer0 提供两种模式：定时器模式与计数器模式。当 Timer0 的计数溢出时，TM0IF 为 1 并且 Timer0 寄存器值重新回到 TM0RLD 值，此时若 TM0IE 寄存器为 1，则芯片中断程序会被执行，PC 跳转至 001H。当 TM0STP 寄存器为 1 时，Timer0 暂停计数。



Timer0 框图



Timer0 重载图

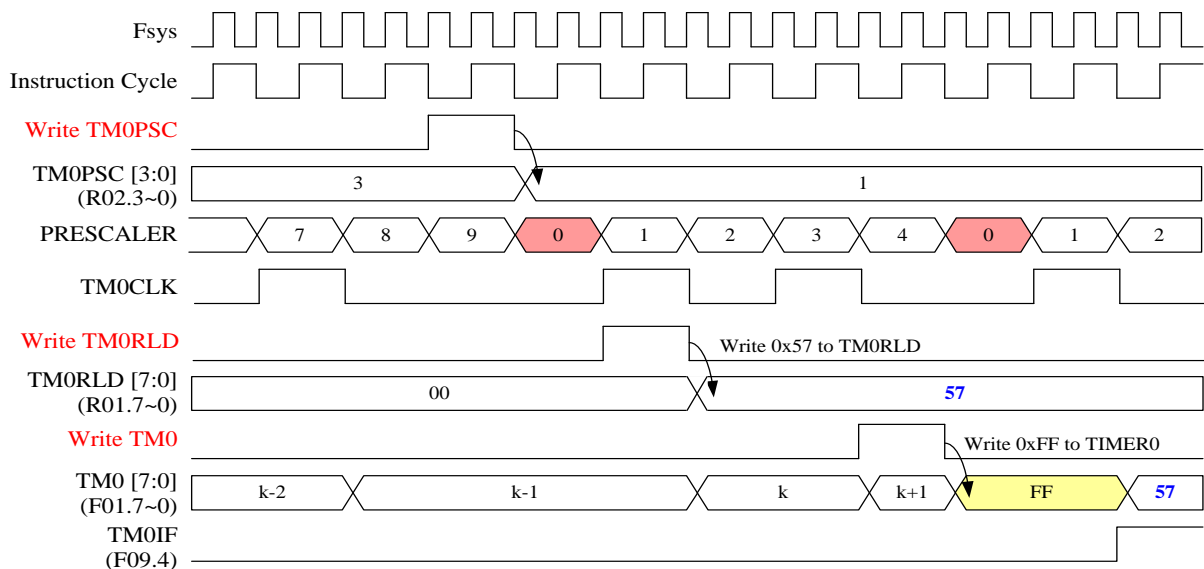
寄存器设置	定时器模式 $F_{sys}/2$	计数器模式 慢钟/1/4/16/64
TM0CKS	0	1

Timer0 模式控制

定时器模式

如果 $TM0CM = 0$ 且 $TM0CKS = 0$ ，则 Timer0 处于定时器模式，时钟源为指令周期 ($F_{sys}/2$)。

当 $TM0PSC$ 寄存器被写入时，内部 8 位预分频器将被清零，以使计数周期在第一个 Timer0 计数时正确。 $TM0CLK$ 是在 $TM0CLK$ 结束时使 Timer0 增加 1 的内部信号。 $TM0WR$ 也是内部信号，表示 Timer0 是直接写指令；同时，内部的 8 位预分频器将被清零。当 Timer0 计数从 FFh 到 $TM0RLD$ 时，Timer0 发生溢出，此时如果 $TMOIE$ 为 1， $TMOIF$ 将被设置为 1 并产生中断。


 Timer0 工作在定时器模式 ($TM0CKS=0$)

TM0 中断时间的计算公式如下:

$$\text{TM0 中断频率} = (F_{\text{sys}}/2) / \text{TM0PSC} / (256-\text{TM0})$$

◇ 范例: 设置 TM0 在定时模式下工作

; 设置 TM0 时钟源并分频

```

MOV LW 0000101B ; R02.4 = 0, 设置 TM0 时钟 = Fsys/2
MOV WR R02 ; R02.3~0=5 (TM0PSC)
; TM0 时钟分频 = Fsys/64
    
```

; 设置 TM0 定时器.

```

BSF TM0STP ; 暂停 TM0 计数
MOV LW 156
MOV WF TM0 ; 将 156 写入 F-Plane 的 TM0 寄存器(F01)
MOV LW 124
MOV WR TM0RLD ; 将 124 写入 R-Plane 的 TM0RLD 寄存器(R01)
    
```

; 使用 TM0 定时器和中断功能

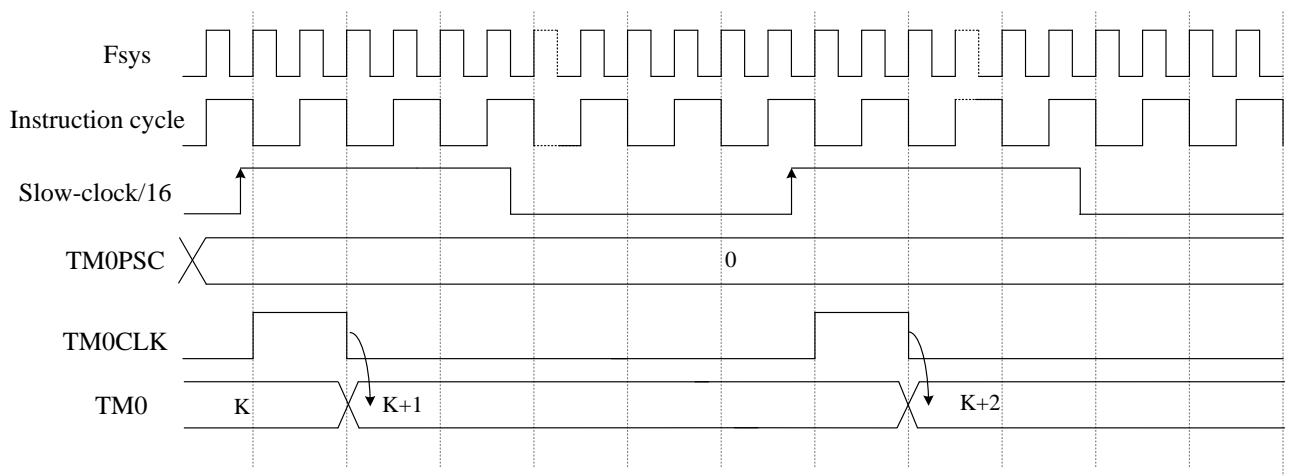
```

MOV LW 11101111B ; 通过字节操作清除 TM0 中断请求旗标
MOV WF INTIF ; F-Plane 09H
MOV LW 00010000B ; 使能 TM0 中断功能
MOV WR INTIE ; F-Plane 08H
BCF TM0STP ; 使能 TM0 计数(默认 0").
    
```

计数器模式

如果 TM0CM = 0, TM0CKS = 1, 则 Timer0 处于计数器模式。

Timer0 的计数器模式源为“慢钟除以 1/4/16/64”。



Timer0 工作在计数器模式 (TM0CKS=1)

F01	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TM0	TM0							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

F01.7~0 **TM0**: Timer0数据

F08	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTIE	PWM0IE	TM1IE	RFCIE	TM0IE	T2IE	INT2IE	INT1IE	INT0IE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

F08.4 **TM0IE**: Timer0 中断使能

0: 禁止
1: 使能

F09	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTIF	PWM0IF	TM1IF	RFCIF	TM0IF	T2IF	INT2IF	INT1IF	INT0IF
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

F09.4 **TM0IF**: 中断事件挂起旗标

INTIF当Timer0溢出时由H/W设置，通过S/W将0xEF写入INTIF清除该旗标位

F0C	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
MF0C	T2CLR	T2CKS	TM0STP	TM1STP	TM1CLR	INT2EDG	INT1EDG	INT0EDG
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	0	0	0	0	0	0	0	0

F0C.5 **TM0STP**: Timer0 暂停

0: Timer0 运行
1: Timer0 暂停

F0F	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RFCTL	RFCLR	T1STPRFC	T0STPRFC	RFCSTP	SLOWPSC		RFCHS	
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	1	0	0	1	1	1	0	0

F0F.3~2 **SLOWPSC**: Timer0的慢钟分频器

00: 除以64
01: 除以16
10: 除以4
11: 除以1

R01	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TMORLD	TMORLD							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

R01.7~0 **TM0RLD**: Timer0溢出重载数据

R02	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TM0CTL	TM0CM	T0ISRC	TM0EDGE	TM0CKS	TM0PSC			
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	0	1	0	0	0	0	0	0

R02.7 **TM0CM**:保留, 请保持为默认值 0。

R02.6 **T0ISRC**: 保留, 请保持为默认值 1。

R02.5 **TM0EDGE**: Timer0 计数模式下的预分频计数器计数沿
 0: 上升沿
 1: 下降沿

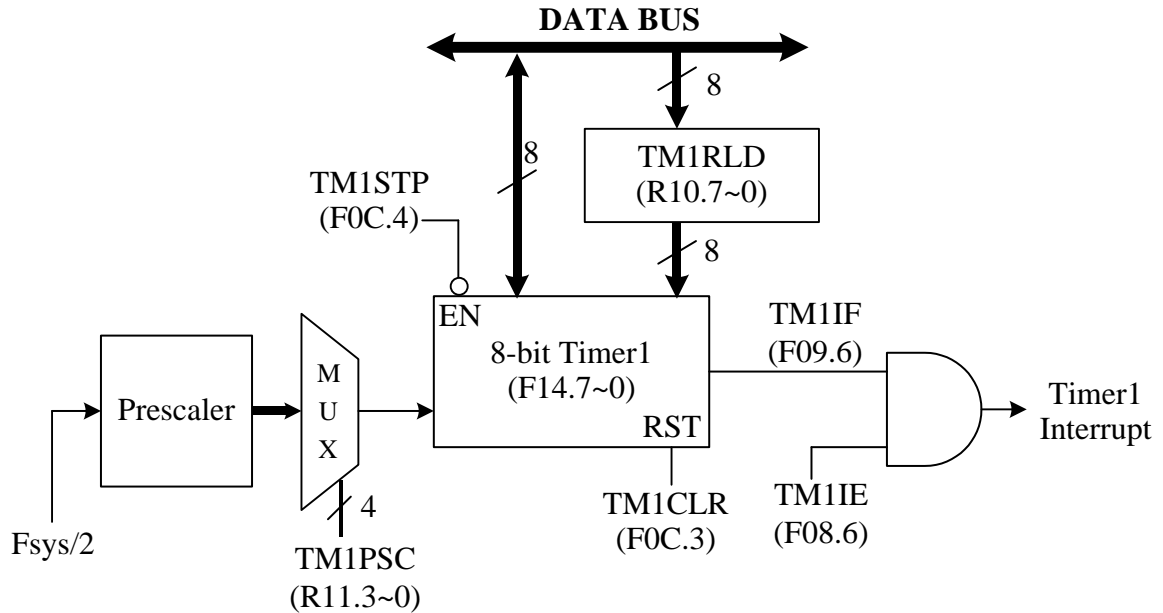
R02.4 **TM0CKS**: Timer0 模式选择
 0: 定时器模式 (F_{sys})
 1: 计数器模式 (慢钟除以 1/4/16/64)

R02.3~0 **TM0PSC**: Timer0 定时模式下的时钟源预分频器。
 当 TM0CKS 为 1 时, TM0PSC 建议保持为默认值 0。

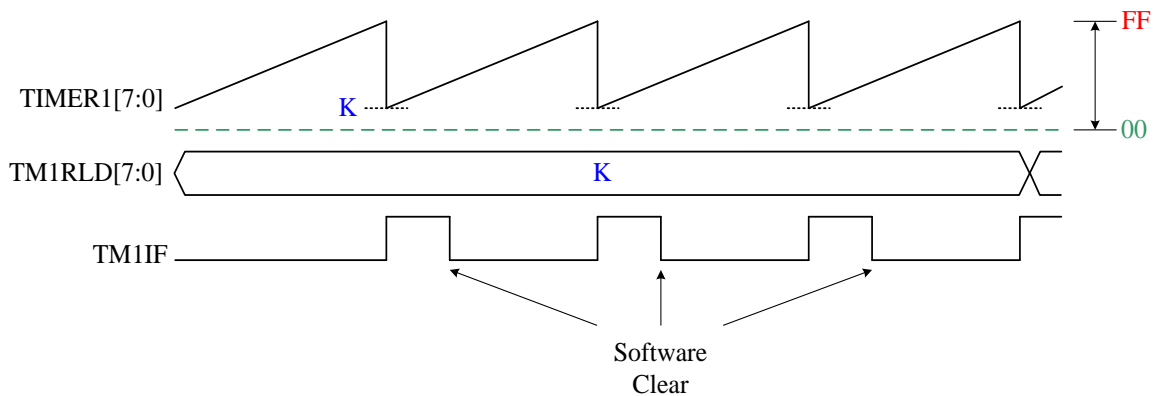
0000: F _{sys} /2	0101: F _{sys} /64
0001: F _{sys} /4	0110: F _{sys} /128
0010: F _{sys} /8	0111: F _{sys} /256
0011: F _{sys} /16	1xxx: F _{sys} /512
0100: F _{sys} /32	

Timer1

Timer1 是一个 8 位宽的定时器。当 Timer1 的计数溢出时，TM1IF 为 1 并且 Timer1 寄存器值重新回到 TM1RLD 值，此时如果 Timer1 中断使能 TM1IE)为 1 的话，则芯片中断程序会被执行，PC 跳转至 001H。当 TM1STP 为 1 时，Timer1 暂停计数。

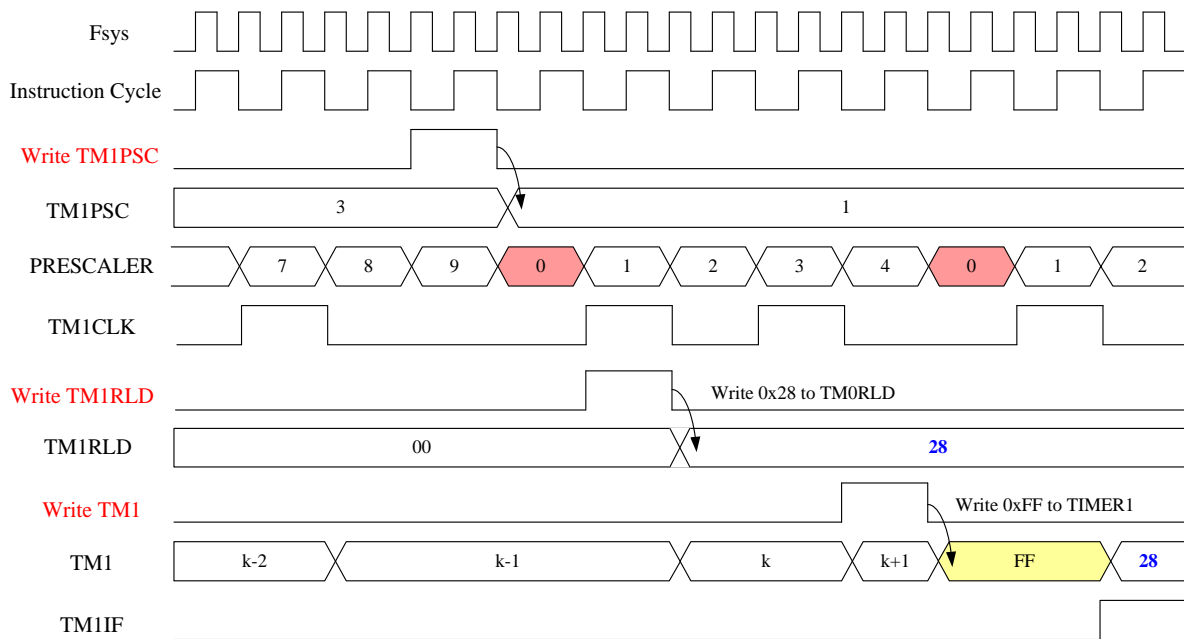


Timer1 框图



Timer1 重载图

定时器模式



Timer1 时序图

F14	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TM1	TM1							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

 F14.7~0 **TM1**: Timer1 数据

F08	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTIE	PWM0IE	TM1IE	RFCIE	TM0IE	T2IE	INT2IE	INT1IE	INT0IE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

 F08.6 **TM1IE**: Timer1 中断使能

- 0: 禁止
- 1: 使能

F09	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTIF	PWM0IF	TM1IF	RFCIF	TM0IF	T2IF	INT2IF	INT1IF	INT0IF
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

 F09.6 **TM1IF**: Timer1中断事件挂起旗标

当Timer1溢出时由H/W设置，通过S/W将0xBF写入INTIF清除该旗标

F0C	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
MF0C	T2CLR	T2CKS	TM0STP	TM1STP	TM1CLR	INT2EDG	INT1EDG	INT0EDG
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

F0C.4 **TM1STP:** Timer1 暂停计数

0: Timer1 运行

1: Timer1 暂停

F0C.3 **TM1CLR:** Timer1 复位。

R10	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TM1RLD	TM1RLD							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	0	0	0	0	0	0	0	0

R10.7~0 **TM1RLD:** Timer1 溢出重载数据

R11	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TM1CTL	-	-	-	TM1CM	TM1PSC			
R/W	-	-	-	R/W	R/W	R/W	R/W	R/W
Reset	-	-	-	0	0	0	0	0

R11.4 **TM1CM:** 保留，请保持为默认值 0。

R11.3~0 **TM1PSC:** Timer1 定时模式下的时钟源预分频器。

0000: Fsys/2

0101: Fsys/64

0001: Fsys/4

0110: Fsys/128

0010: Fsys/8

0111: Fsys/256

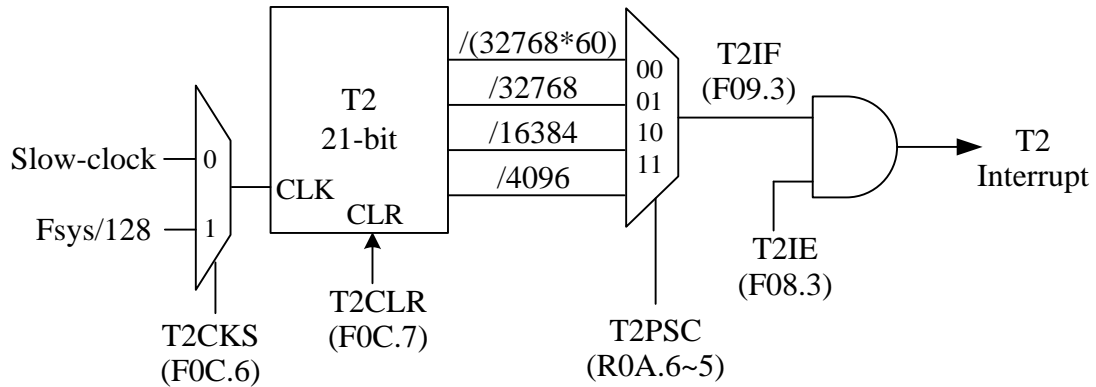
0011: Fsys/16

1xxx: Fsys/512

0100: Fsys/32

Timer2(T2)

T2 是一个 21 位宽的定时器，定时器内容不能通过指令来读取，适合用于长时间的时基计数。时钟源来自 $F_{sys}/128$ 或慢钟，由 T2CKS (F0C.6) 选择。T2 时钟预分频取决于 T2PSC(R0A.6~5)。Timer 溢位时会产生中断旗标 (T2IF)，若 TM2IE 为 1，则会进入芯片的中断程序。功能如下图。


T2 框图

范例: CPU 运行在 FAST 模式下, F_{sys} = 快钟 = FIRC, 慢钟源是 SXT

; 设置 T2 时钟源并分频

```
BCF      T2CKS      ; T2CKS=0, T2 时钟源是慢钟
MOVLW   00100000B
MOVWR   R0A        ; T2PSC=01b,除以 32768
BSF     T2CLR      ; T2CLR=1,清除 T2 计数器
```

; 使能 T2 中断功能

```
MOVLW   11110111B
MOVWF   INTIF      ; 清除 T2 中断请求旗标
BSF     T2IE       ; 使能 T2 中断功能
```

若慢钟 = 32 KHz, T2 除以 32768

→ T2 中断周期 = 1 sec

F08	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTIE	PWM0IE	TM1IE	RFCIE	TM0IE	T2IE	INT2IE	INT1IE	INT0IE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

F08.3 **T2IE**: T2 中断使能
 0: 禁止
 1: 使能

F09	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTIF	PWM0IF	TM1IF	RFCIF	TM0IF	T2IF	INT2IF	INT1IF	INT0IF
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	0	0	0	0	0	0	0	0

F09.3 **T2IF**: T2 中断事件挂起旗标
 当T2溢出时由H/W设置，通过S/W将0xF7写入INTIF清除该旗标

F0C	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
MF0C	T2CLR	T2CKS	TM0STP	TM1STP	TM1CLR	INT2EDG	INT1EDG	INT0EDG
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	0	0	0	0	0	0	0	0

F0C.7 **T2CLR**: T2 计数器复位，此栏位会由H/W自动清零。

F0C.6 **T2CKS**: T2 时钟源选择
 0: 慢钟
 1: $F_{sys}/128$

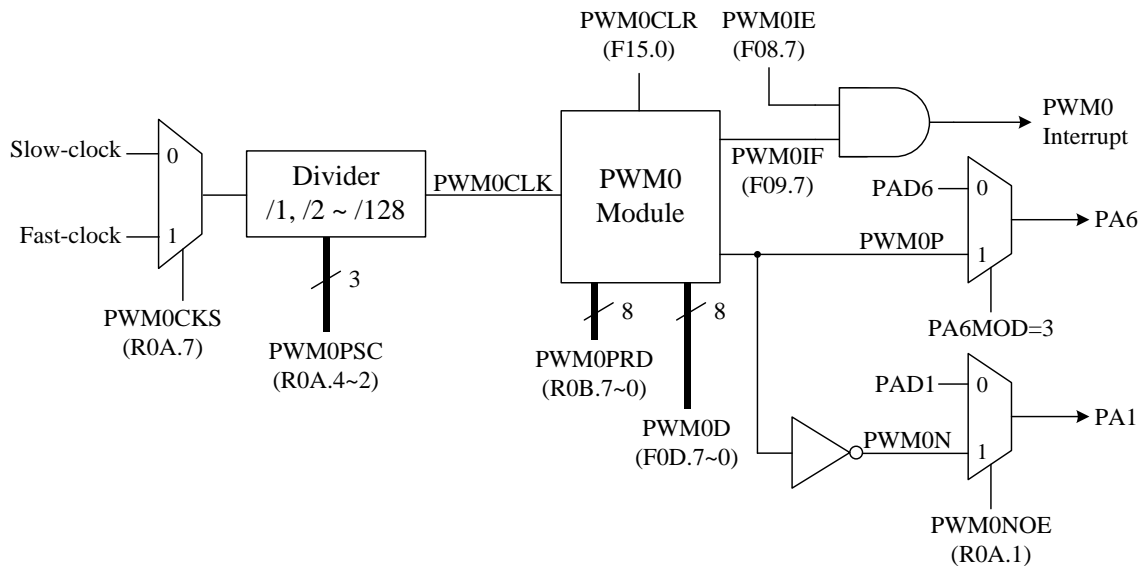
R0A	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWM0CTL	PWM0CKS	T2PSC		PWM0PSC			PWM0NOE	WDTPSC
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	1	0	0	0	0	0	0	0

R0A.6~5 **T2PSC**: T2 预分频器。T2 中断是 T2 时钟除以
 00: (32768*60)
 01: 32768
 10: 16384
 11: 4096

12. PWM

PWM0

PWM0 可选择除以 1~128 预分频的快钟或慢钟作为其时钟源。PWM0 周期可通过 PWM0PRD 调节，其 256 级占空比由 PWM0D 控制。PWM0P 和 PWM0N 是引脚的正负 CMOS 输出对称。设定 PA6 的引脚模式为模式 3 时，PA6 可输出 PWM0P。设定 PA1 的引脚模式为模式 2 且设定 PWM0NOE(R0A.1)为 1 时，PA1 可输出 PWM0N。



PWM0 框图

◇ 范例: 慢钟为 SXT 32768Hz

; 设置 PWM0P 为 512Hz, 50% 占空比输出

```

MOV LW    00011100B    ; PWM0CKS=0, PWM0PSC=111
MOV WR    PWM0CTL      ; PWM0CLK=慢钟/1=32768Hz

MOV LW    63
MOV WR    PWM0PRD      ; 设置 PWM0 周期= 63 + 1 = 64

MOV LW    32
MOV WF    PWM0D        ; 设置 PWM0 占空比 = 32

MOV LW    00110000B    ; PA6MOD=3
MOV WR    PAMODH      ; PWM0P 输出到 PA6 引脚
    
```

PWM0 时钟频率 = 慢钟 / PWM0PSC = 32768Hz / 1 = 32768Hz

PWM0 输出频率 = PWM0CLK / (PWM0PRD + 1) = 32768Hz / (63 + 1) = 512 Hz

PWM0 占空比 = PWM0D / (PWM0PRD + 1) = 32 / (63 + 1) = 50%

另外，P75L1A 的使用者，当设定 HIX2=1(SFR R18.0=1)时，PWM0 (PA1 与 PA6) 的 CMOS 输出高电压将会升压为两倍的 V_{BAT} 。也就是在 1.5V 工作电压下，PWM0P 与 PWM0N 可以提供振幅 3V 的波型输出。

F08	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTIE	PWM0IE	TM1IE	RFCIE	TM0IE	T2IE	INT2IE	INT1IE	INT0IE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

F08.7 **PWM0IE**: PWM0中断使能

0: 禁止
1: 使能

F09	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTIF	PWM0IF	TM1IF	RFCIF	TM0IF	T2IF	INT2IF	INT1IF	INT0IF
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

F09.7 **PWM0IF**: PWM0中断事件挂起旗标

在PWM0周期完成时由H/W设置，通过S/W将0x7F写入INTIF清除该旗标位

F15	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWMCLR							-	PWM0CLR
R/W							R/W	R/W
复位							0	0

F15.0 **PWM0CLR**: PWM0 清除并保持

0: PWM0运行 1: PWM0清除并保持

R0A	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	
PWM0CTL	PWM0CKS	T2PSC			PWM0PSC			PWM0NOE	WDT_PSC
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位	1	0	0	0	0	0	0	0	

R0A.7 **PWM0CKS**: PWM0时钟源选择

0: 慢钟
1: 快钟

R0A.4~2 **PWM0PSC**: PWM0 时钟预分频器

000: PWM0 时钟为慢速/快钟，除以 128
001: PWM0 时钟为慢速/快钟，除以 64
010: PWM0 时钟为慢速/快钟，除以 32
011: PWM0 时钟为慢速/快钟，除以 16
100: PWM0 时钟为慢速/快钟，除以 8
101: PWM0 时钟为慢速/快钟，除以 4
110: PWM0 时钟为慢速/快钟，除以 2
111: PWM0时钟为慢速/快钟，除以1

R0A.1 **PWM0NOE**: PA1引脚的PWM0N输出始能。用户需要自行设定PA1引脚模式为模式2。

0: 禁止
1: 使能

F0D	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWM0D	PWM0D							
R/W	R/W							
复位	1	0	0	0	0	0	0	0

F0D.7~0 **PWM0D**: PWM0 占空比, 0=0 PWM0CLK, 80h=128 PWM0CLK, FFh=255 PWM0CLK

R09	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWM0PRD	PWM0PRD							
R/W	R/W							
复位	1	1	1	1	1	1	1	1

R09.7~0 **PWM0PRD**: PWM0 周期, FFh=256 PWM0CLK, 7Fh=128 PWM0CLK

R05	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PAMODH	–	PA7MOD	PA6MOD		PA5MOD		PA4MOD	
R/W	–	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	–	0	0	1	0	1	0	1

R05.5~4 **PA6MOD**: PA6 引脚模式

- 00: 模式 0, 开漏带内部上拉电阻
- 01: 模式 1, 开漏不带内部上拉电阻
- 10: 模式 2, CMOS 推挽输出
- 11: 模式 3, PWMP CMOS推挽输出

R18	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
HIX2				HIX2_PB1	HIX2_PB0	HIX2_PA6	HIX2_PA1	HIX2
R/W				R/W	R/W	R/W	R/W	R/W
复位				0	0	0	0	0

R18.2 **HIX2_PA6**: PA6 HIX2 使能。(需要 LCDON (F10.7) = 1) (仅限P75L1A使用)

当HIX2_PA6 = 1时, PA6 的 CMOS输出高电压将会升压成2倍 V_{BAT} 。

R18.1 **HIX2_PA1**: PA1 HIX2 使能。(需要 LCDON (F10.7) = 1) (仅限P75L1A使用)

当HIX2_PA1 = 1时, PA1 的 CMOS输出高电压将会升压成2倍 V_{BAT} 。

R18.0 **HIX2**: (需要 LCDON (F10.7) = 1) (仅限P75L1A使用)

用于PWM0引脚。当HIX2 = 1时, PWM0 (PA1与PA6) 的 CMOS输出高电压将会升压成2倍 V_{BAT} 。

13. 电阻 - 频率转换器 (RFC)

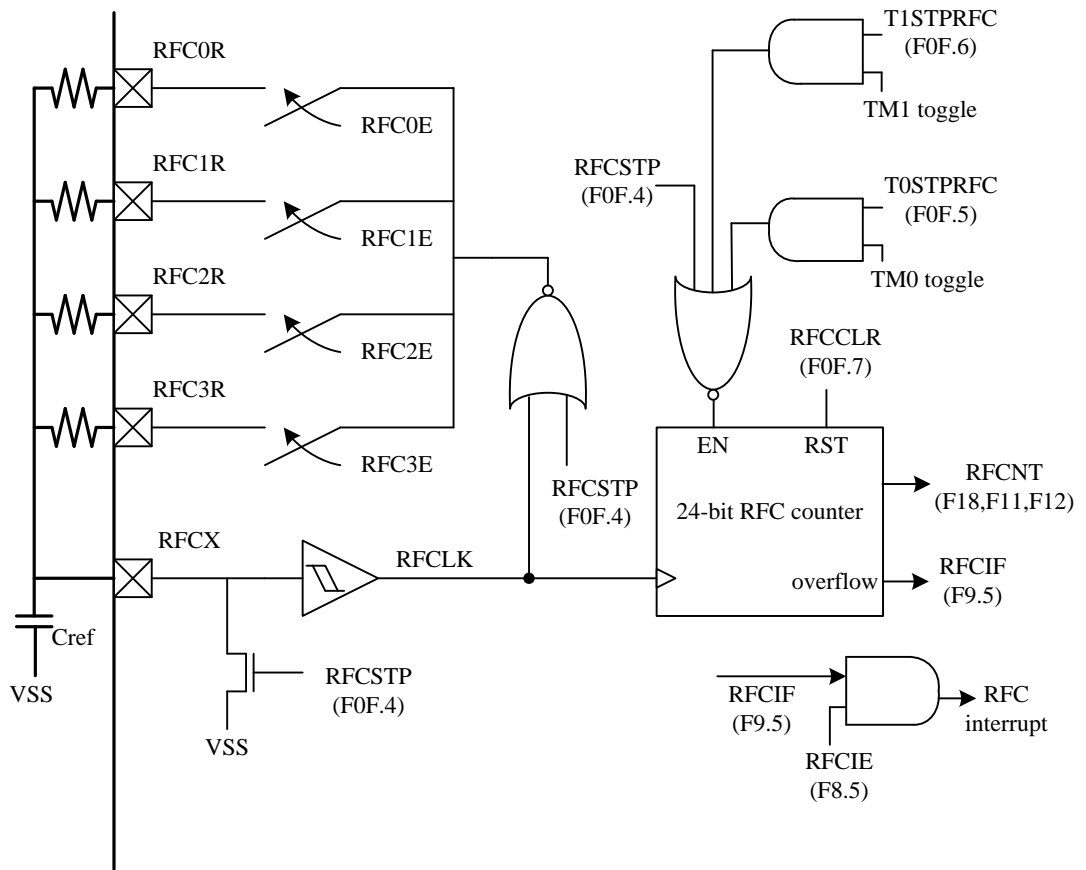
RFC 架构包含了外部的 RC 电路和内部的 24 位计数器。此芯片的 RFC 提供 4 个通道，RFC0R、RFC1R、RFC2R 或 RFC3R，由 RFCHS (F0F.1~0) 进行选择。RFCX 引脚和 RFC0R、RFC1R、RFC2R 或 RFC3R 当中的其中一个通道引脚构建了外部 RC 振荡，当 RFCSTP=1 时，会关闭此振荡。

内部 24 位计数器的时钟源有两种选择，当 RFC1T (R17.0) 为 0 时，计数器的时钟源为外部 RC 振荡。当 RFC1T (R17.0) 为 1 时，计数器的时钟源为内部快钟。

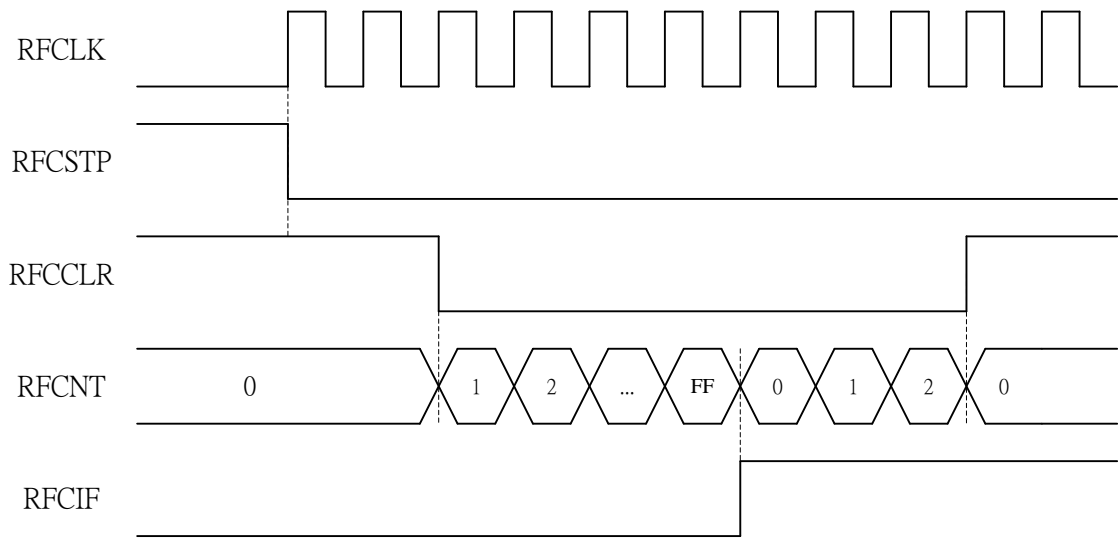
架构一: RFC 计数器时钟源为外部 RC 震荡 (RFC1T=0)

此架构与 TM57M5620/25/40/45 相同。

用户设置 RFC1T 为 0，计时器使用 Timer0 或 Timer1，可计算在两次计时器中断之间的这段时间内，RFC RC 震荡(RFCLK)的计数次数，计数值储存在 RFCNT (F18.7~0, F11.7~0, F12.7~0)。



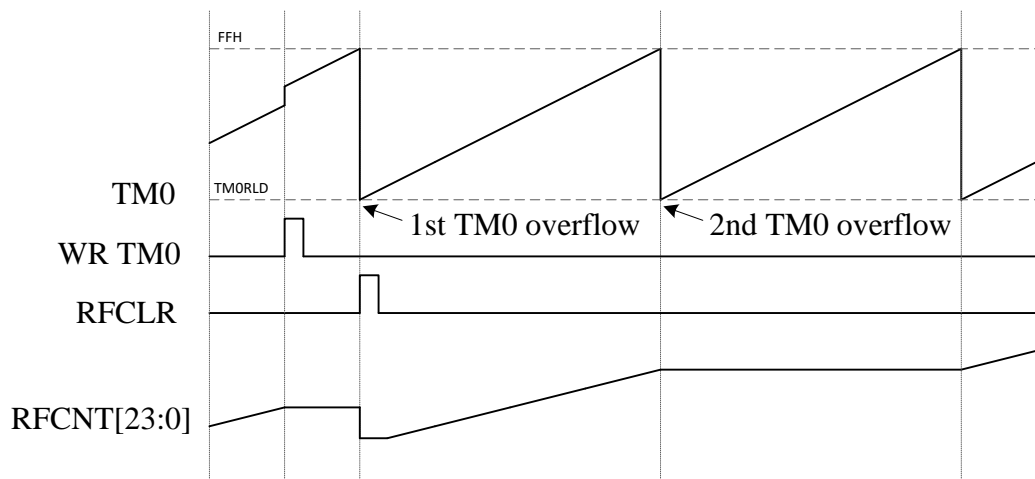
RFC 框图 (RFC1T=0)



RFC 时序图(RFCIT=0)

24 位 RFC 计数器 (RFCNT) 可以通过 Timer0 或 Timer1 的溢出信号来控制。这个功能可帮助 RFC 计数器透过 H/W 自动启动和暂停来计算 RFCNT。以使用 Timer0 为例，步骤如下：

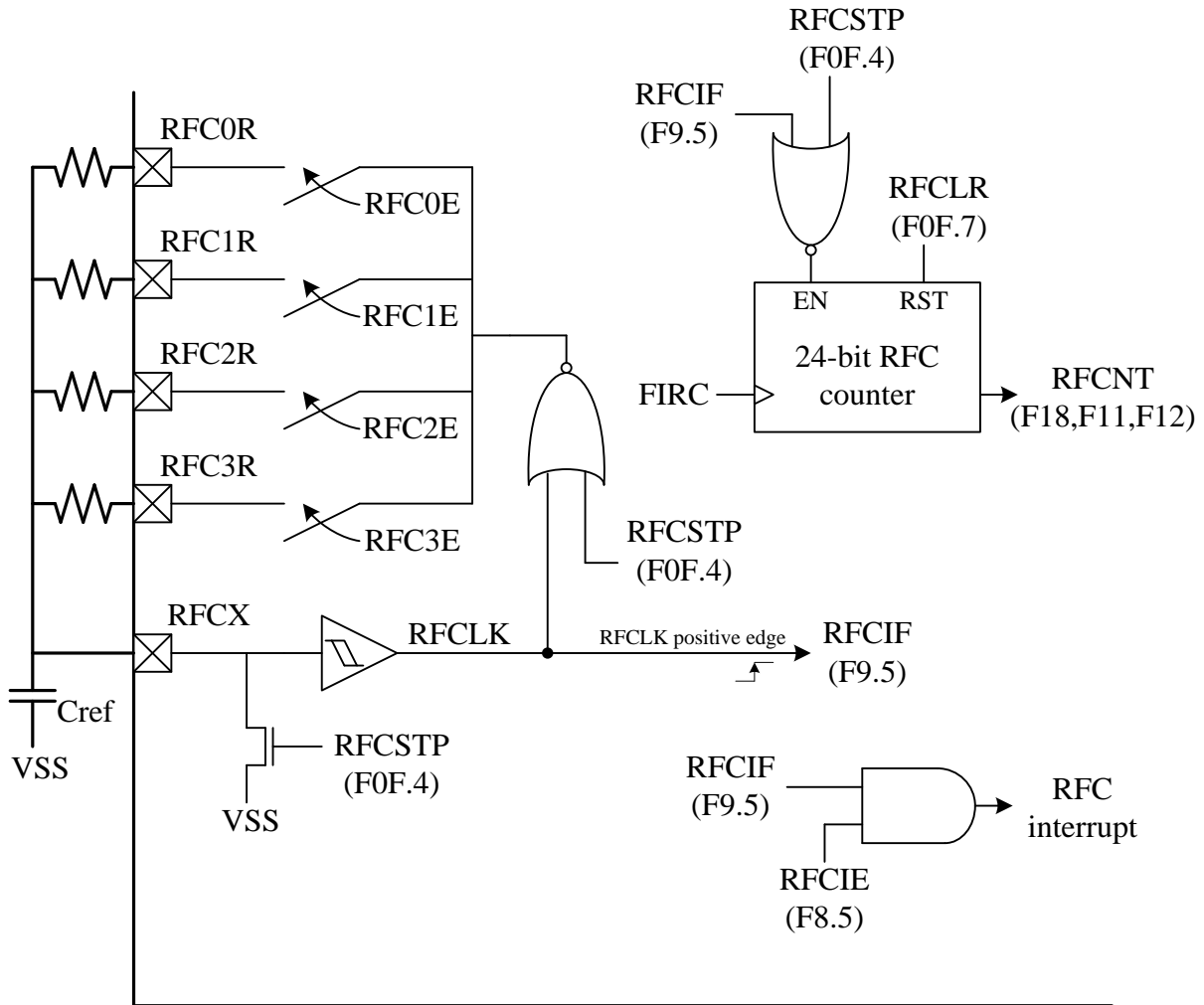
1. 开启 RFC 功能(RFCSTP=0)，开启 RFC 复位旗标(RFCLR=1)，开启用 Timer0 来计算 RFCNT 的功能 (T0STPRFC=1)。
2. 写 Timer0 data (F01.7~0)。
3. 清除 RFC 复位旗标(RFCLR=0)。
4. 1st Timer0 溢出后，RFC 计数器开始计数。
5. 2st Timer0 溢出后，读 RFCNT 以取出所需要的 RFC 计数值。

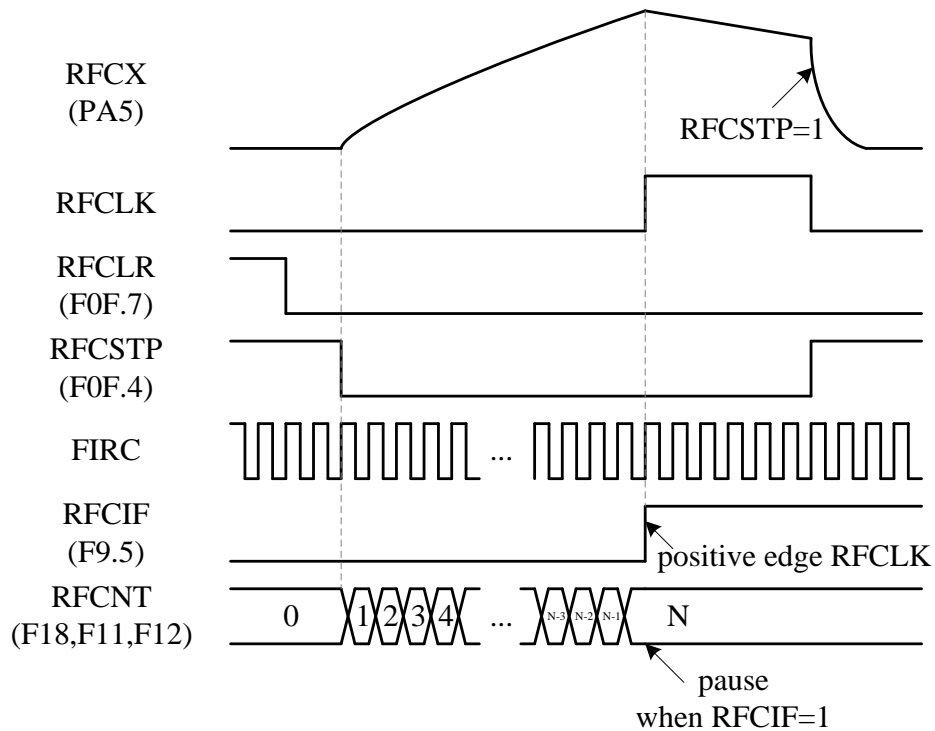


TM0 控制 RFC

架构二: RFC 计数器时钟源为内部快钟 (RFC1T=1)

用户设置 RFC1T 为 1, 可计算在一个 RFC RC 震荡 (RFCLK) 周期时间下, 内部快钟(FIRC)的计数次数, 计数值储存在 RFCNT (F18.7~0, F11.7~0, F12.7~0)。


RFC 框图 (RFC1T=1)



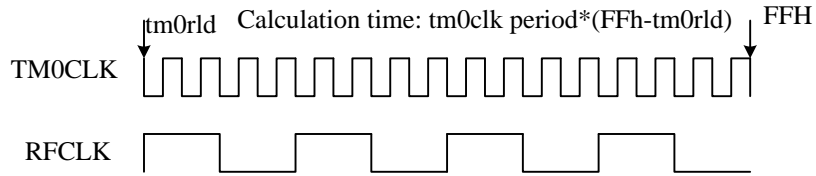
RFC 时序图(RFCIT=1)

步骤如下:

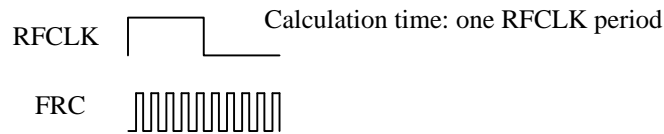
1. 设 RFCLR=0 与 RFCSTP=0。
2. 1st RFC 中断发生后, RFC 计数器自动暂停, 设 RFCSTP=1, 对 RFC 计数器复位(先设 RFCLR=1 后再设 RFCLR=0), 设 RFCSTP=0, 清除 RFC 中断旗标后, RFC 计数器开始计数。
3. 2rd RFC 中断发生后, RFC 计数器自动暂停, 读 RFCNT (F12,F13) 以取出 RFC 计数值。取完值后, 设 RFCLR=1,再清除 RFC 中断旗标。

*RFCIF=1 的期间, RFCNT 值暂停不计数。

RFC1T=0 : The RFCNT value obtained in this example is 4



RFC1T=1 : The RFCNT value obtained in this example is 10



两种 RFC 架构的示意图

F0F	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RFCTL	RFCLR	T1STPRFC	T0STPRFC	RFCSTP	SLOWPSC		RFCHS	
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	1	0	0	1	1	1	0	0

F0F.7 **RFCLR:** RFC 24位计数器复位(reset)。当RFCLR=1时，RFCNT被清除为0。

F0F.6 **T1STPRFC:** 使用 Timer1 溢出信号来开始(resume) / 暂停(pause) RFC 计数器计数 (此选项仅限 RFC1T=0 下使用)

0: 不使用此功能 1: 使用此功能

F0F.5 **T0STPRFC:** 使用 Timer0 溢出信号来开始 (resume) / 暂停(pause) RFC 计数器计数 (此选项仅限RFC1T=0下使用)

0: 不使用此功能 1: 使用此功能

F0F.4 **RFCSTP:** RFC功能总开关。当RFCSTP=1时，RFC停止振荡(RFCLK=0)。

0: RFC功能启用 1: RFC功能关闭

F0F.1~0 **RFCHS:**选择RFC振荡器通道

00: RFC0R (PA2)

01: RFC1R (PA0)

10: RFC2R (PA1)

11: RFC3R (PB7)

F11	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RFCNTH	RFCNTH							
R/W	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0

F11.7~0 **RFCNTH**:RFC计数器高字节, RFCNT位15~8

F12	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RFCNTL	RFCNTL							
R/W	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0

F12.7~0 **RFCNTL**:RFC计数器低字节, RFCNT位7~0

F18	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RFCNTH24	RFCNTH24							
R/W	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0

F18.7~0 **RFCNTH24**:RFC计数器高字节, RFCNT位23~16

F08	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTIE	PWM0IE	TM1IE	RFCIE	TM0IE	T2IE	INT2IE	INT1IE	INT0IE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

F08.5 **RFCIE**: RFC中断使能
0: 禁止 1: 使能

F09	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTIF	PWM0IF	TM1IF	RFCIF	TM0IF	T2IF	INT2IF	INT1IF	INT0IF
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

F09.5 **RFCIF**: RFC中断旗标

RFC1T=0时:

此位为16位计数器溢位旗标。当16-bit RFC 计数器溢位时, 硬件会设置RFCIF为1。用户通过将0xDF写入INTIF以清除此旗标。

RFC1T=1时:

此位为RFC振荡周期旗标。每当RFCLK正缘触发时, 硬件会设置RFCIF为1。用户通过将0xDF写入INTIF以清除此旗标。當此旗标为1时, RFCNT会暂停计数。

R17	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RFC1T								RFC1T
R/W								R/W
复位								0

R17.0 **RFC1T**: 此芯片提供两种RFC架构, 由RFC1T选择

RFC1T=1时, RFC使用计算时间为1个RFCLK的架构

14. LCD 驱动器

当 LCDON = 1 时，启用 LCD 驱动器。LCD 驱动器能够驱动的最大值如下表

P/N	LCD (SEG x COM) Max.
TM57P75D1A	16 x 4 or 17 x 3
TM57P75L1A	14x 4 or 15 x 3

LCD 驱动器能够驱动的最大值

LCD 偏压比与占空比

P75L1A 有两种 LCD 偏压比（1/3Bias, 1/2Bias）可供选择，P75D1A 偏压比只能选择 1/3 Bias。在 1/3 Bias 条件下，LCD 偏压电压典型值为 $1/3 V_{LCD}$ ， $2/3 V_{LCD}$ 和 V_{LCD} ；在 1/2 Bias 条件下，LCD 偏压电压典型值为 $1/2V_{LCD}$ 和 V_{LCD} 。

透过 LCDUTY，LCD 占空比 (Duty) 可选择 1/3 或 1/4，用户可以依需求将复用引脚的功能设定为 COM3 或是 SEG29。

LCD 泵时钟源选择 (仅适用于 P75L1A)

P75L1A 在 LCDON = 1 时，LCD 电压泵会持续工作以保持 V_{LCD} 等于 $2V_{BAT}$ ，用户可以通过 LCDPCKS (F19.0, F0E.1) 来选择 慢钟/4、慢钟/8、慢钟/2 或者是 慢钟/1 作为 LCD 泵的时钟源。

LCD 时钟源选择

用户可以使用 LCDCKS (F19.2~1)来选择不同频率的时钟源，分别是慢钟源、快钟源/16、快钟源/32、快钟源/64，系统默认 LCD 是使用慢钟源。

LCD 帧率

用户可以使用 LCDFRM 来选择不同的 LCD 帧率(Frame Rate)。实际 LCD 帧率与慢钟源频率有关，与系统时钟预分频(CPUPSC)无关。下表为 SCKTYPE=1 (使用 SXT) 且外掛 32768Hz 晶振时的 LCD 帧率表：

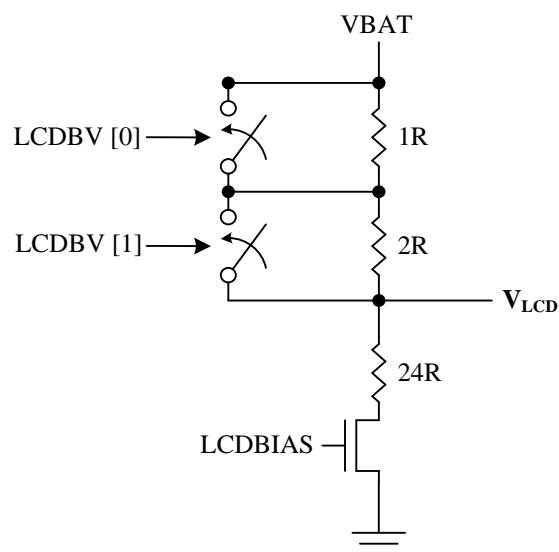
LCDUTY	LCDFRM	LCD 帧率 @SXT32768Hz
1/4 DUTY	0	47Hz
1/4 DUTY	1	57Hz
1/4 DUTY	2	73Hz
1/4 DUTY	3	85Hz
1/3 DUTY	0	49Hz
1/3 DUTY	1	57Hz
1/3 DUTY	2	68Hz
1/3 DUTY	3	85Hz

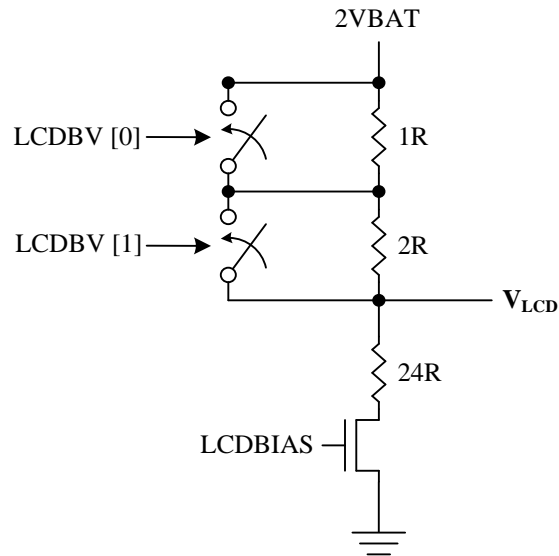
LCD 帧率 @SXT32768Hz

LCD 亮度调节 (仅适用于 1/3 Bias)

在 LCDON = 1 且 1/3 Bias 下，用户可以通过 LCDBV 来增加或减少 V_{LCD} 值，以调节 LCD 亮度，示意图如下：

P75D1A:



P75L1A: (LCDON=1)


LCDBV[1:0]	LCDBIAS	P75D1A	P75L1A (LCDON=1)
00	1/3 BIAS	$V_{LCD}=0.89*V_{BAT}$	$V_{LCD}=0.89*2V_{BAT}$
01	1/3 BIAS	$V_{LCD}=0.92*V_{BAT}$	$V_{LCD}=0.92*2V_{BAT}$
10	1/3 BIAS	$V_{LCD}=0.96*V_{BAT}$	$V_{LCD}=0.96*2V_{BAT}$
11	1/3 BIAS	$V_{LCD}=V_{BAT}$	$V_{LCD}=2V_{BAT}$
Don't care	1/2 BIAS	N/A	$V_{LCD}=2V_{BAT}$

 V_{LCD} 与 LCD 亮度调节

LCD 复用脚设定

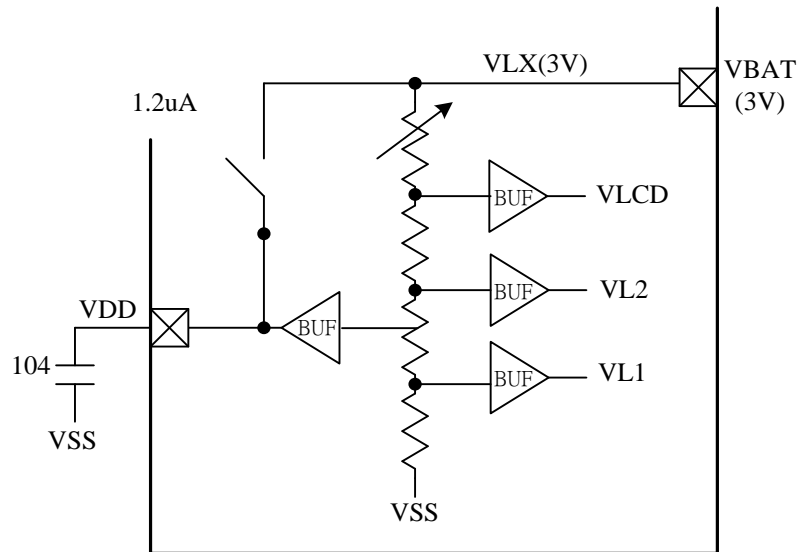
引脚名	对应的 LCD 功能	设定方式
PA6	SEG18	PA6LOE=1 & PA6MOD=01 & PAD6=1
PB0	SEG28	PB0MOD=11
PB1	SEG27	PB1MOD=11
PB2	SEG26	PB2MOD=11
PB3	SEG25	PB3MOD=11
PB7	SEG12	PB7LOE=1 & PB7MOD=01 & PBD7=1

LCD 复用脚设定

LCD 外部电容需求

P75D1A:

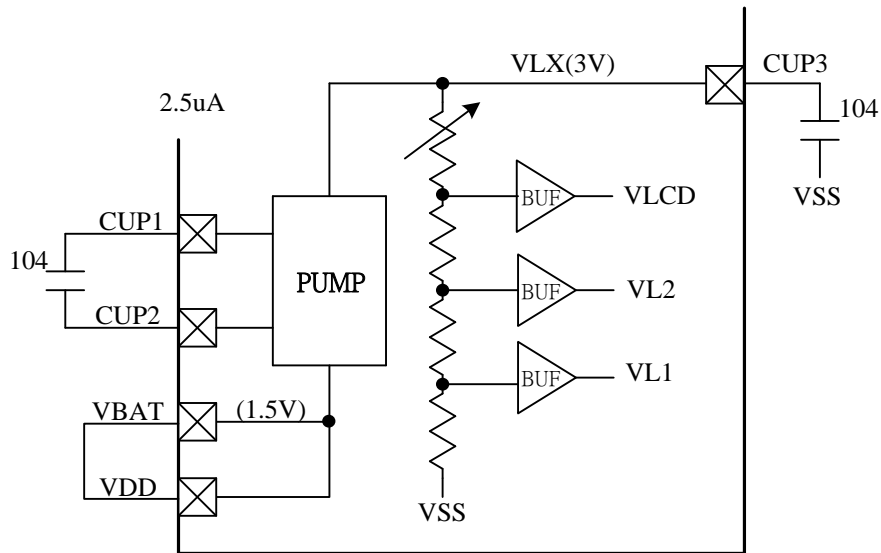
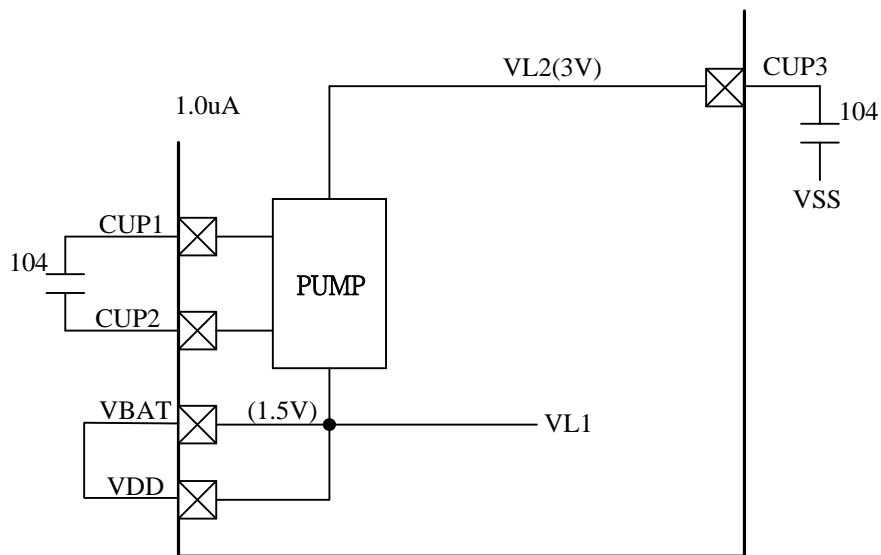
引脚 VDD 连接一个电容接地以稳定芯片电压，引脚 CUP1 和引脚 CUP2 都当成 SEG 使用。



P75D1A, 1/3 Bias

P75L1A:

引脚 CUP3 连接一个电容接地以稳定 LCD 的电压，引脚 CUP1 和引脚 CUP2 通过一个电容连接在一起用于泵浦 LCD 电压。


P75L1A, 1/3 Bias

P75L1A, 1/2 Bias

LCD RAM 映射表

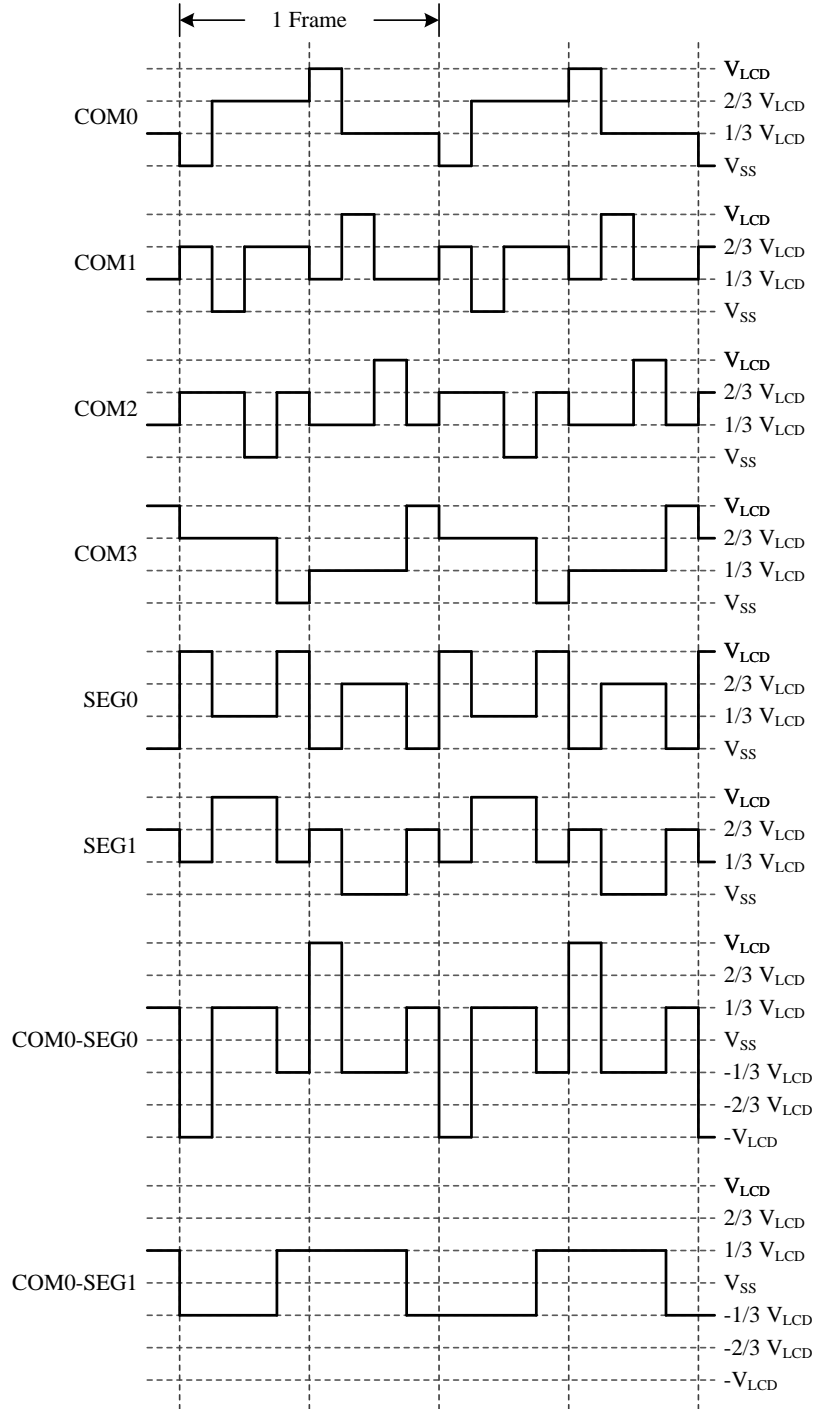
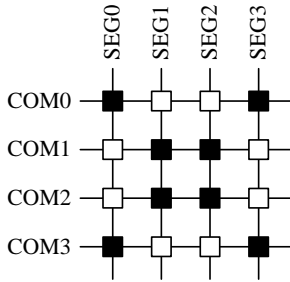
	COM3	COM2	COM1	COM0	COM3	COM2	COM1	COM0
R-Plane	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
40H	SEG1	SEG1	SEG1	SEG1	SEG0	SEG0	SEG0	SEG0
41H								
42H	SEG5	SEG5	SEG5	SEG5	SEG4	SEG4	SEG4	SEG4
43H	SEG7	SEG7	SEG7	SEG7	SEG6	SEG6	SEG6	SEG6
44H	SEG9	SEG9	SEG9	SEG9	SEG8	SEG8	SEG8	SEG8
45H	SEG11	SEG11	SEG11	SEG11	SEG10	SEG10	SEG10	SEG10
46H					SEG12	SEG12	SEG12	SEG12
47H								
48H								
49H					SEG18	SEG18	SEG18	SEG18
4AH								
4BH								
4CH	SEG25	SEG25	SEG25	SEG25				
4DH	SEG27	SEG27	SEG27	SEG27	SEG26	SEG26	SEG26	SEG26
4EH	SEG29	SEG29	SEG29	SEG29	SEG28	SEG28	SEG28	SEG28

*LCD RAM 中，用户需要为没有用到的 SEG 填 0

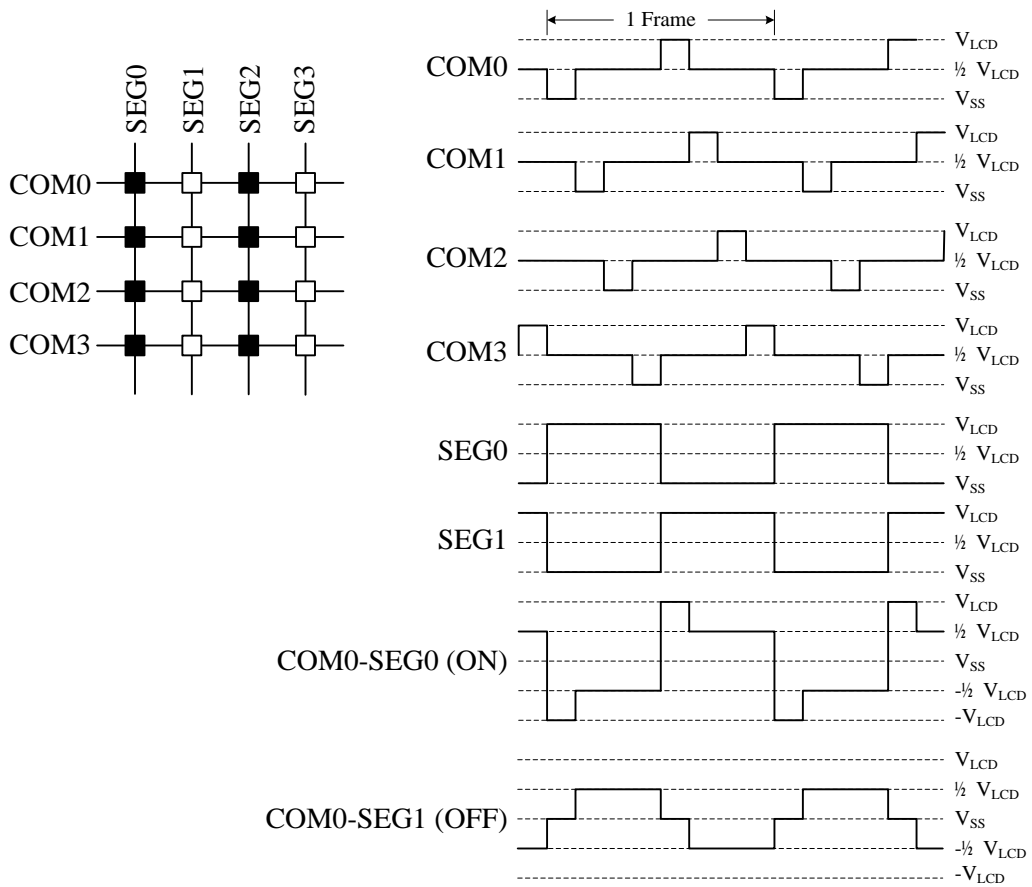
*與 TM57P8620/25 相比，多了 4 个 SEG 功能: SEG10, SEG11, SEG12, SEG18

LCD 波形范例

1/4 占空比, 1/3 Bias 输出波形



1/4 占空比, 1/2Bias 输出波形



F10	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
LCDCTL	LCDON	LCDFRM		LCDUTY	LCDBIAS	–	LCDBV	
R/W	R/W	R/W	R/W	R/W	R/W	–	R/W	R/W
复位	0	1	0	1	0	–	0	0

- F10.7 **LCDON**: LCD驱动器启用
 0: 不启用
 1: 启用
- F10.6~5 **LCDFRM**: LCD帧率。以下频率由慢钟= 32768Hz计算
 00: 47Hz 用于1/4 占空比, 49Hz 用于 1/3 占空比
 01: 57Hz 用于1/4 占空比, 57Hz 用于 1/3 占空比
 10: 73Hz 用于1/4 占空比, 68Hz 用于 1/3 占空比
 11: 85Hz 用于1/4 占空比, 85Hz 用于 1/3 占空比
- F10.4 **LCDUTY**: LCD 占空比
 0: 1/3 占空比
 1: 1/4 占空比
- F10.3 **LCDBIAS**: LCD 偏压比 (P75D1A必须设置为1/3 Bias)
 0: 1/2 Bias
 1: 1/3 Bias
- F10.1~0 **LCDBV**: LCD 亮度(仅适用于1/3Bias)
 LCDON=1, $V_{LCD} =$
 00: $V_{BAT} * 0.89$ 用于P75D1A, $V_{BAT} * 2 * 0.89$ 用于P75L1A
 01: $V_{BAT} * 0.92$ 用于 P75D1A, $V_{BAT} * 2 * 0.92$ 用于P75L1A
 10: $V_{BAT} * 0.96$ 用于P75D1A, $V_{BAT} * 2 * 0.96$ 用于P75L1A
 11: V_{BAT} 用于P75D1A, $V_{BAT} * 2$ 用于P75L1A

R08	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PBMODL	PB3MOD		PB2MOD		PB1MOD		PB0MOD	
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	1	0	1	0	1	0	1

- R08.7~6 **PB3MOD**: PB3 引脚模式
 00: 模式 0, 开漏带内部上拉电阻
 01: 模式 1, 开漏不带内部上拉电阻
 10: 模式2, CMOS推挽输出
 11: 模式 3, LCD SEG25输出
- R08.5~4 **PB2MOD**: PB2 引脚模式
 00: 模式 0, 开漏带内部上拉电阻
 01: 模式 1, 开漏不带内部上拉电阻
 10: 模式2, COMS推挽输出
 11: 模式 3, LCD SEG26输出
- R08.3~2 **PB1MOD**: PB1 引脚模式
 00: 模式 0, 开漏带内部上拉电阻
 01: 模式 1, 开漏不带内部上拉电阻
 10: 模式2, CMOS推挽输出
 11: 模式 3, LCD SEG27输出
- R08.1~0 **PB0MOD**: PB0 引脚模式
 00: 模式 0, 开漏带内部上拉电阻
 01: 模式 1, 开漏不带内部上拉电阻
 10: 模式2, COMS推挽输出
 11: 模式 3, LCD SEG28输出

R19	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RPLN19	PB7LOE	-	-	-	PA6LOE	SXT_KICK	-	-
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	0	0	0	0	0	0	0	0

R19.7 **PB7LOE**: PB7 LCD SEG 功能使能。當 PB7LOE=1 時, PB7MOD 需要保持为 01。

R19.3 **PA6LOE**: PA6 LCD SEG 功能使能。當 PA6LOE=1 時, PA6MOD 需要保持为 01。

F0E	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
LBDCTL	CMPO	CMPVS			PWRSVAV	VDDS	LCDPCKS0	PORPDF
R/W	R	R/W	R/W	R/W	R/W	R/W	R/W	R
Reset	-	0	0	0	0	0	0	-

F0E.1 **LCDPCKS0**: LCD 泵时钟选择 (仅适用于 P75L1A)
 {LCDPCKS1, LCDPCKS0} =
 00: 慢钟/4 01: 慢钟/8 10: 慢钟/2 11: 慢钟/1

F19	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
FPLN19	CFEN	CFST	-	-	-	LCDCKS		LCDPCKS1
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	0	0	0	0	0	0	0	0

F19.2~1 **LCDCKS**: LCD 时钟频率选择
 00: 慢钟 01: 快钟/16 10: 快钟/32 11: 快钟/64
 F19.0 **LCDPCKS1**: LCD 泵时钟源的选择 (仅适用于 P75L1A)
 {LCDPCKS1, LCDPCKS0} =
 00: 慢钟/4 01: 慢钟/8 10: 慢钟/2 11: 慢钟/1

存储器映射

F-Plane

名称	地址	R/W	复位	描述
(F00) INDF				相关功能: F-Plane R/W
INDF	00.7~0	R/W	-	不是物理寄存器, 寻址 INDF 实际上指向其地址包含在 FSR 寄存器中的寄存器
(F01) TM0				相关功能: Timer0
TM0	01.7~0	R/W	0	Timer0 数据
(F02) PCL				相关功能: 程序计数器
PCL	02.7~0	R/W	0	程序计数器的低位(PC[7~0])
(F03) STATUS				相关功能: STATUS
GB2	03.7	R/W	0	通用位 2
GB1	03.6	R/W	0	通用位 1
RAMBK	03.5	R/W	0	FRAM 页选择(FRAM Bank Selection)
TO	03.4	R	0	当 WDT 超时 (overflow) 时会设置此旗标。 通过 POR, LVR, 'SLEEP'或'CLRWDT'指令清除
PD	03.3	R	0	掉电旗标。执行"SLEEP"指令后会设置此旗标。 通过 POR, LVR 或'CLRWDT'指令清除
Z	03.2	R/W	0	零旗标
DC	03.1	R/W	0	十进制进位旗标
C	03.0	R/W	0	进位旗标
(F04) FSR				相关功能: F-Plane R/W
GB3	04.7	R/W	0	通用位 3
FSR	04.6~0	R/W	0	F-Plane 文件选择寄存器, 间接地址模式指针
(F05) PAD				相关功能: 端口 A
PAD	05.7~0	R	FF	端口 A 引脚或“数据寄存器”状态
		W		端口 A 输出数据寄存器
(F06) PBD				相关功能: Port B
PBD	06.7~0	R	FF	端口 B 引脚或“数据寄存器”状态
		W		端口 B 输出数据寄存器
(F08) INTIE				相关功能: 中断使能
PWM0IE	08.7	R/W	0	PWM0 中断使能 0: 禁止 1: 使能
TM1IE	08.6	R/W	0	Timer1 中断使能 0: 禁止 1: 使能
RFCIE	08.5	R/W	0	RFC 中断使能 0: 禁止 1: 使能
TM0IE	08.4	R/W	0	Timer0 中断使能 0: 禁止 1: 使能
T2IE	08.3	R/W	0	T2 中断使能 0: 禁止 1: 使能
INT2IE	08.2	R/W	0	INT2 引脚 (PA7) 中断使能 0: 禁止 1: 使能

INT1IE	08.1	R/W	0	保留
INT0IE	08.0	R/W	0	INT0 引脚 (PA0) 中断使能 0: 禁止 1: 使能
(F09) INTIF		相关功能: 中断旗标		
PWM0IF	09.7	R	0	PWM0中断事件挂起旗标, PWM0周期结束时由H / W置位 将 0x7F 写入 INTIF 以清除该旗标
		W		
TM1IF	09.6	R	0	Tmer1中断事件挂起旗标, 当Timer1溢出时由H / W置位 将 0xBF 写入 INTIF 以清除该旗标
		W		
RFCIF	09.5	R	0	RFC中断旗标 RFC1T=0时: 此位为16位计数器溢位旗标。当16-bit RFC 计数器溢位时, 硬件会设置RFCIF为1。用户通过将0xDF写入INTIF以清除此旗标。 RFC1T=1时: 此位为RFC振荡周期旗标。每当RFCLK正缘触发时, 硬件会设置RFCIF为1。用户通过将0xDF写入INTIF以清除此旗标。當此旗标为1时, RFCNT会暂停计数。
		W		将 0xDF 写入 INTIF 清除该旗标
TM0IF	09.4	R	0	定时器 0 中断事件未决旗标, 在定时器 0 溢出时由 H / W 置 1 将 0xEF 写入 INTIF 清除该旗标
		W		
T2IF	09.3	R	0	T2 中断事件挂起旗标, 由 W / W 超时设置 将 0xF7 写入 INTIF 清除该旗标
		W		
INT2IF	09.2	R	0	INT2 (PA7) 中断事件挂起旗标, 在 INT2 引脚的上升沿/下降沿由 H / W 置位 将 0xFB 写入 INTIF 清除该旗标
		W		
INT1IF	09.1	R	0	保留 将 0xFD 写入 INTIF 清除该旗标
		W		
INT0IF	09.0	R	0	INT0 (PA0) 中断事件挂起旗标, 由 INT0 引脚上升/下降沿的 H / W 置位 将 0xFE 写入 INTIF 清除该旗标
		W		
(F0A) PCH		相关功能: 程序计数器		
PCH	0A.2~0	R	0	程序计数器的高 3 位 (PC [10:8])
(F0B) CLKCTL		相关功能: 系统时钟(F_{sys})		
SCKTYPE	0B.7	R/W	0	慢钟类型 0: SIRC 1: SXT *在 SXT 模式下, 用户应将 PA3 和 PA4 引脚设置为上拉输入 (引脚模式 0)
SXTGAIN	0B.6~5	R/W	11	SXT 振荡器增益 3 = 最高增益, 0 = 最低增益 较高的增益可以缩短晶振起振时间。 较低的增益可以减少电流。
SLOWSTP	0B.4	R/W	0	慢钟停止控制 0: 慢钟运行 1: 慢钟停止
FASTSTP	0B.3	R/W	1	快钟停止控制 0: 快钟运行 1: 快钟停止
CPUCKS	0B.2	R/W	0	系统时钟 (F _{sys}) 源选择 0: 慢钟 1: 快钟

CPUPSC	0B.1~0	R/W	11	系统时钟源预分频器 00:/8 01:/4 10:/2 11:/1
(F0C) MF0C				相关功能: Timer0~2 / INT0~2
T2CLR	0C.7	R/W	0	T2 计数器复位, 此栏位会由 H/W 自动清零。
T2CKS	0C.6	R/W	0	T2 时钟源选择。 0: 慢钟 1: $F_{sys}/128$
TM0STP	0C.5	R/W	0	Timer0 计数器暂停。 0: Timer0 运行 1: Timer0 暂停
TM1STP	0C.4	R/W	0	Timer1 计数器暂停。 0: Timer1 运行 1: Timer1 暂停
TM1CLR	0C.3	R/W	0	Timer1 复位。
INT2EDG	0C.2	R/W	0	INT2 引脚 (PA7) 中断触发边沿选择 0: 下降沿 1: 上升沿
INT1EDG	0C.1	R/W	0	保留
INT0EDG	0C.0	R/W	0	INT0 引脚 (PA0) 中断触发边沿选择。 0: 下降沿 1: 上升沿
(F0D) PWM0D				相关功能: PWM0
PWM0D	0D.7~0	R/W	80h	PWM0 占空比 (duty)。 0 = 0 个 PWM0CLK 80h = 128 个 PWM0CLK FFh = 255 个 PWM0CLK
(F0E) LBDCTL				相关功能: 低电量检测 (LBD), PWRSAV, LCD
CMPO	0E.7	R	-	低电量检测 (LBD) 的结果。CMPO = 0 表示 V_{BAT} 低于 CMPVS 所设立的门槛值。 注意: P75L1A 必须打开 LCD (LCDON=1) 才能执行此功能。

CMPVS	0E.6~4	R/W	0	低电量检测 (LBD) 电压阈值选项 P75D1A: 000: 关闭低电量检测 (关闭比较器和带隙) 001: 检测 $V_{BAT} > 2.4V$ 010: 检测 $V_{BAT} > 2.5V$ 011: 检测 $V_{BAT} > 2.6V$ 100: 检测 $V_{BAT} > 2.7V$ 101: 检测 $V_{BAT} > 2.8V$ 110: 检测 $V_{BAT} > 2.9V$ 111: 检测 $V_{BAT} > 3.0V$ P75L1A: 000: 关闭低电量检测 (关闭比较器和带隙) 001: 检测 $V_{BAT} > 1.20V$ 010: 检测 $V_{BAT} > 1.25V$ 011: 检测 $V_{BAT} > 1.30V$ 100: 检测 $V_{BAT} > 1.35V$ 101: 检测 $V_{BAT} > 1.40V$ 110: 检测 $V_{BAT} > 1.45V$ 111: 检测 $V_{BAT} > 1.50V$
PWRSV	0E.3	R/W	0	省电控制选项。上电后, 用户必须先对 POROFF 寄存器写入 0x37 以除能 POR。 (仅适用于 P75D1A) 0: 禁止, $V_{DD} = V_{BAT}$ 1: 使能, $V_{DD} = V_{LCD} * 0.54$ or $V_{LCD} * 0.625$
VDDVS	0E.2	R/W	0	省电控制的 V_{DD} 电压选择 (仅适用于 P75D1A) 0: $V_{LCD} * 0.54$ 1: $V_{LCD} * 0.625$
LCDPCKSO	0E.1	R/W	0	LCD 泵时钟源的选择 (仅适用于 P75L1A) {LCDPCKS1, LCDPCKS0} = 00: 慢钟/4 01: 慢钟/8 10: 慢钟/2 11: 慢钟/1
PORPDF	0E.0	R	-	POR 除能旗标 0: POR 始能 1: POR 除能
(F0F) RFCTL				相关功能: RFC
RFCLR	0F.7	R/W	1	RFC 24 位计数器复位(reset)。当 RFCLR=1 时, RFCNT 被清除为 0。
T1STPRFC	0F.6	R/W	0	(此选项仅限 RFC1T=0 下使用) 使用 Timer1 溢出信号来开始(resume) / 暂停(pause) RFC 计数器计数 0: 不使用此功能 1: 使用此功能
T0STPRFC	0F.5	R/W	0	(此选项仅限 RFC1T=0 下使用) 使用 Timer0 溢出信号来开始(resume) / 暂停(pause) RFC 计数器计数 0: 不使用此功能 1: 使用此功能
RFCSTP	0F.4	R/W	1	RFC 功能总开关。当 RFCSTP=1 时, RFC 停止振荡(RFCLK=0)。 0: RFC 功能启用 1: RFC 功能关闭
SLOWPSC	0F.3~2	R/W	11	Timer0 的慢钟分频器选择 00: /64 01: /16 10: /4 11: /1

RFCHS	0F.1~0	R/W	0	RFC 振荡器通道选择 00: RFC0R (PA2) 01: RFC1R (PA0) 10: RFC2R (PA1) 11: RFC3R (PB7)
(F10) LCDCTL				相关功能: LCD
LCDON	10.7	R/W	0	LCD驱动器启用 0: 不启用 1: 启用
LCDFRM	10.6~5	R/W	10	LCDFRM: LCD帧速率(frame rate), 以下数值由SCLK=32768Hz算得。 00: 47Hz 用于1/4 占空比, 49Hz 用于 1/3 占空比 01: 57Hz 用于1/4 占空比, 57Hz 用于 1/3 占空比 10: 73Hz 用于1/4 占空比, 68Hz 用于 1/3 占空比 11: 85Hz 用于1/4 占空比, 85Hz 用于 1/3 占空比
LCDUTY	10.4	R/W	1	LCDUTY: LCD 占空比(duty) 0: 1/3 占空比(duty) 1: 1/4 占空比(duty)
LCDBIAS	10.3	R/W	0	LCDBIAS: LCD Bias (P75D1A 只能设置在1/3 Bias) 0: 1/2 Bias 1: 1/3 Bias
LCDBV	10.1~0	R/W	0	LCDBV: LCD 亮度(仅适用于1/3Bias) LCDON=1, $V_{LCD} =$ 00: $V_{BAT} * 0.89$ 用于P75D1A, $V_{BAT} * 2 * 0.89$ 用于P75L1A 01: $V_{BAT} * 0.92$ 用于P75D1A, $V_{BAT} * 2 * 0.92$ 用于P75L1A 10: $V_{BAT} * 0.96$ 用于P75D1A, $V_{BAT} * 2 * 0.96$ 用于P75L1A 11: V_{BAT} 用于P75D1A, $V_{BAT} * 2$ 用于P75L1A
(F11) RFCNTH				相关功能: RFC
RFCNTH	11.7~0	R	0	RFC 计数器高字节, RFCNT 位 15~8
(F12) RFCNTL				相关功能: RFC
RFCNTL	12.7~0	R	0	RFC 计数器低字节, RFCNT 位 7~0
(F14) TM1				相关功能: Timer1
TM1	14.7~0	R/W	0	Timer1 数据
(F15) PWMCLR				相关功能: PWM0
-	15.1	R/W	0	保留。
PWM0CLR	15.0	R/W	0	PWM0 清除并保持 0: PWM0 运行 1: PWM0 清除并保持
(F16) INTIE1				相关功能: 中断使能
EA	16.7	R/W	1	全局中断使能
PXIE	16.2	R/W	0	保留。
RFC24OVIE	16.1	R/W	0	RFC 24 位计数器溢出中断使能
LBDIE	16.0	R/W	0	LBD 中断使能。当 LBDIE=1 时, CMPVS 不能为 0。
(F17) INTIF1				相关功能: 中断旗标
PXIF	17.2	R/W	0	保留。
RFC24OVF	17.1	R/W	0	RFC 24 位计数器溢出中断旗标。 当 RFC 24 位计数器溢出时由硬件设置 RFC24OVF 为 1, 用户将 0xFD 写入 INTIF1 以清除该旗标。
LBDIF	17.0	R/W	0	LBD 中断旗标。 当 CMPO=0 时由硬件设置 LBDIF 为 1, 用户将 0xFE 写入 INTIF1 以清除该旗标, 但当 CMPO 持续为 0 时, LBDIF 无法被清除。

(F18) RFCNTH24				相关功能: RFC
RFCNTH24	18.7~0	R	0	RFC 计数器高字节, RFCNT 位 23~16
(F19) FPLN19				相关功能: CFST / LCD
CFEN	19.7	R/W	0	启用捕获快钟的功能 当 CFEN=1 时, 硬件会主动将 RFC 计数器的时钟源设为快钟。
CFST	19.6	R/W	0	捕获快钟功能的启动旗标 用户设置 CFST=1 来启动 RFC 计数器, 并且持续 32 个慢钟。计算完成后, 硬件将清除该旗标以通知用户。
-	19.5~3	R/W	0	保留。
LCDCKS	19.2~1	R/W	00	LCD 时钟频率选择 (仅适用于 P75L1A) 00: 慢钟 01: 快钟/16 10: 快钟/32 11: 快钟/64
LCDPCKS1	19.0	R/W	0	LCD 泵时钟源的选择 (仅适用于 P75L1A) {LCDPCKS1, LCDPCKS0} = 00: 慢钟/4 01: 慢钟/8 10: 慢钟/2 11: 慢钟/1
(F1C) RSR				相关功能: R-Plane R/W
RSR	1C.7~0	R/W	0	R-Plane 文件选择寄存器, 间接地址模式指针
(F1D) DPL				相关功能: Table Read
DPL	1D.7~0	R/W	0	读表的低地址, 数据 ROM 指针 DPTR 位 7~0
(F1E) DPH				相关功能: Table Read
DPH	1E.2~0	R/W	0	读表的高地址, 数据 ROM 指针 DPTR 位 10~8
(F1F) SRC_TRIM				相关功能: SIRC
SRC_TRIM	1F.4~0	R/W	1F	5-bit SIRC TRIM
User Data RAM				
FRAM	20~2F	R/W	-	F-Plane RAM 公共区域 (16 bytes)
	30~7F	R/W	-	F-Plane RAM Bank0 区域 (RAMBK = 0, 80 bytes)
	30~7F	R/W	-	F-Plane RAM Bank1 区域 (RAMBK = 1, 80 bytes)

R-Plane

名称	地址	R/W	复位	描述
(R00) INDR				相关功能: R-Plane R/W
INDR	00.7~0	R/W	-	不是物理寄存器, 寻址 INDR 实际上指向 RSR 寄存器中包含地址的 R-Plane 寄存器
(R01) TM0RLD				相关功能: TM0
TM0RLD	01.7~0	R/W	0	Timer0 的重载数据(reload data)
(R02) TM0CTL				相关功能: TM0
TM0CM	02.7	R/W	0	保留, 请保持为默认值 0。
T0ISRC	02.6	R/W	1	保留, 请保持为默认值 1。
TM0EDGE	02.5	R/W	0	Timer0 计数模式下的预分频计数器计数沿(edge): 0: 上升沿 1: 下降沿
TM0CKS	02.4	R/W	0	Timer0 模式选择 0: 定时模式 (F_{sys}) 1: 计数模式 (慢钟除以 1/4/16/64 或 T0CKI(PB4))
TM0PSC	02.3~0	R/W	0	Timer0 定时模式下的时钟源预分频器。 当 TM0CKS 为 1 时, TM0PSC 建议保持为默认值 0。 0000: $F_{sys}/2$ 0101: $F_{sys}/64$ 0001: $F_{sys}/4$ 0110: $F_{sys}/128$ 0010: $F_{sys}/8$ 0111: $F_{sys}/256$ 0011: $F_{sys}/16$ 1xxx: $F_{sys}/512$ 0100: $F_{sys}/32$
(R03) PWRDN				相关功能: 省电
PWRDN	03	W	-	写这个寄存器 (= SLEEP 指令) 来进入 IDLE 或 STOP 模式
(R04) WDTCLR				相关功能: WDT
WDTCLR	04	W	-	写这个寄存器来清除 WDT (= CLRWDT 指令)
(R05) PAMODH				相关功能: 端口 A
PA7MOD	05.6	R/W	0	0: 模式 0, PA7 作为漏极开路 I/O, 内部上拉 1: 模式 1, PA7 作为漏极开路 I/O, 无内部上拉
PA6MOD	05.5~4	R/W	01	00: 模式 0, PA6 为漏极开路 I/O, 内部上拉 01: 模式 1, PA6 作为漏极开路 I/O, 无内部上拉 10: 模式 2, PA6 作为 CMOS 推挽输出 11: 模式 3, PA6 作为 PWM0P CMOS 推挽输出
PA5MOD	05.3~2	R/W	01	00: 模式 0, PA5 作为漏极开路 I/O, 内部上拉 01: 模式 1, PA5 作为漏极开路 I/O, 无内部上拉 10: 模式 2, PA5 作为 CMOS 推挽输出 11: 模式 3, PA5 作为 RFCX 输入
PA4MOD	05.1~0	R/W	01	00: 模式 0, PA4 作为漏极开路 I/O, 内部上拉 01: 模式 1, PA4 作为漏极开路 I/O, 无内部上拉 10: 模式 2, PA4 作为 CMOS 推挽输出
(R06) PAMODL				相关功能: 端口 A
PA3MOD	06.7~6	R/W	01	00: 模式 0, PA3 作为漏极开路 I/O, 内部上拉

				01: 模式 1, PA3 作为漏极开路 I/O, 无内部上拉 10: 模式 2, PA3 作为 CMOS 推挽输出
PA2MOD	06.5~4	R/W	01	00: 模式 0, PA2 作为漏极开路 I/O, 内部上拉 01: 模式 1, PA2 作为漏极开路 I/O, 无内部上拉 10: 模式 2, PA2 作为 CMOS 推挽输出 11: 模式 3, PA2 作为 RFC0R 输出
PA1MOD	06.3~2	R/W	01	00: 模式 0, PA1 作为漏极开路 I/O, 内部上拉 01: 模式 1, PA1 作为漏极开路 I/O, 无内部上拉 10: 模式 2, PA1 作为 CMOS 推挽输出 11: 模式 3, PA1 作为 RFC2R 输出
PA0MOD	06.1~0	R/W	01	00: 模式 0, PA0 作为漏极开路 I/O, 内部上拉 01: 模式 1, PA0 作为漏极开路 I/O, 无内部上拉 10: 模式 2, PA0 作为 CMOS 推挽输出 11: 模式 3, PA0 作为 RFC1R 输出
(R07) PBMODH				相关功能: 端口 B
PB7MOD	07.7~6	R/W	01	00: 模式 0, PB7 作为漏极开路 I/O, 内部上拉 01: 模式 1, PB7 作为漏极开路 I/O, 无内部上拉 10: 模式 2, PB7 作为 CMOS 推挽输出 11: 模式 3, PB7 作为 RFC3R 输出
PB6MOD	07.5~4	R/W	01	保留
PB5MOD	07.3~2	R/W	01	保留
PB4MOD	07.1~0	R/W	01	保留
(R08) PBMODL				相关功能: 端口 B
PB3MOD	08.7~6	R/W	01	00: 模式 0, PB3 作为漏极开路 I/O, 内部上拉 01: 模式 1, PB3 作为漏极开路 I/O, 无内部上拉 10: 模式 2, PB3 作为 CMOS 推挽输出 11: 模式 3, PB3 作为 LCD SEG25 输出
PB2MOD	08.5~4	R/W	01	00: 模式 0, PB2 作为漏极开路 I/O, 内部上拉 01: 模式 1, PB2 作为漏极开路 I/O, 无内部上拉 10: 模式 2, PB2 作为 CMOS 推挽输出 11: 模式 3, PB2 作为 LCD SEG26 输出
PB1MOD	08.3~2	R/W	01	00: 模式 0, PB1 作为漏极开路 I/O, 内部上拉 01: 模式 1, PB1 作为漏极开路 I/O, 无内部上拉 10: 模式 2, PB1 作为 CMOS 推挽输出 11: 模式 3, PB1 作为 LCD SEG27 输出
PB0MOD	08.1~0	R/W	01	00: 模式 0, PB0 作为漏极开路 I/O, 内部上拉 01: 模式 1, PB0 作为漏极开路 I/O, 无内部上拉 10: 模式 2, PB0 作为 CMOS 推挽输出 11: 模式 3, PB0 作为 LCD SEG28 输出
(R0A) PWM0CTL				相关: PWM0/T2/WDT
PWM0CKS	0A.7	R/W	1	PWM0 时钟源选择 0: 慢钟 1: 快钟
T2PSC	0A.6~5	R/W	0	T2PSC: T2 预分频器。T2 中断是 T2 时钟除以 00: (32768*60) 10: 16384 01: 32768 11: 4096 (0: 60 sec, 1: 1 sec, 2: 0.5 sec, 3: 0.125 sec @SXT32768K)
PWM0PSC	0A.4~2	R/W	0	PWM0 时钟预分频器 000: PWM0 时钟为慢速/快钟, 除以 128

				001: PWM0 时钟为慢速/快钟, 除以 64 010: PWM0 时钟为慢速/快钟, 除以 32 011: PWM0 时钟为慢速/快钟, 除以 16 100: PWM0 时钟为慢速/快钟, 除以 8 101: PWM0 时钟为慢速/快钟, 除以 4 110: PWM0 时钟为慢速/快钟, 除以 2 111: PWM0 时钟为慢速/快钟, 除以 1
PWM0NOE	0A.1	R/W	0	PA1 引脚的 PWM0N 输出始能。 用户需要自行设定 PA1 引脚模式为模式 2。 0: 除能 1: 使能
WDTOSC	0A.0	R/W	0	WDT 预分频器, 0: $F_{sys}/65536$ 1: $F_{sys}/32768$
(R0B) PWM0PRD				相关功能: PWM0
PWM0PRD	0B.7~0	R/W	FF	PWM0 周期 $FFh = 256 \text{ PWM0CLK}$ $7Fh = 128 \text{ PWM0CLK}$
(R10) TM1RLD				相关功能: TM1
TM1RLD	10.7~0	R/W	0	Timer1 的重载数据(reload data)
(R11) TM1CTL				相关功能: TM1
TM1CM	11.4	R/W	0	Timer1 捕获模式 (TM57P75D1A/L1A 无 PB4, TM1CM 需设定为 0) 0: 定时模式 1: 捕获模式
TM1PSC	11.3~0	R/W	0	Timer1 定时模式下的时钟源预分频器。当 Timer1 使用捕获模式时, TM1PSC 建议保持为默认值 0。 0000: $F_{sys}/2$ 0101: $F_{sys}/64$ 0001: $F_{sys}/4$ 0110: $F_{sys}/128$ 0010: $F_{sys}/8$ 0111: $F_{sys}/256$ 0011: $F_{sys}/16$ 1xxx: $F_{sys}/512$ 0100: $F_{sys}/32$
(R12) PBWKEN				相关功能: 端口 B
PBWKEN	12.7~0	R/W	0	PB7~PB0 电平变化唤醒始能。用户不需要设定引脚模式, 但需要依据自身需求设定 PBx 为 1 (带上拉) 或 PBx 为 0 (不带上拉)。 0: 不启用 1: 启用
(R12) PBWKEN				相关功能: 端口 B
PBPU	12.3~0	R/W	0	PB3~PB0 上拉电阻始能。 当 PBPUx 为 1 且 PBx 为 1 时, 对应引脚的上拉电阻始能。
(R13) IAPCTL				相关功能: IAP
SV	13.6~4	R/W	3	为 IAP 选择 VPP 泵电压倍率 (VPP 建议电压: 6.75V) 0: $VPP = 1.83 * V_{BAT}$ 4: $VPP = 2.07 * V_{BAT}$ 1: $VPP = 1.88 * V_{BAT}$ 5: $VPP = 2.15 * V_{BAT}$ 2: $VPP = 1.94 * V_{BAT}$ 6: $VPP = 2.25 * V_{BAT}$ 3: $VPP = 2.00 * V_{BAT}$ 7: $VPP = 2.36 * V_{BAT}$
IAPCKS	13.1~0	R/W	1	为 IAP 选择 VPP 泵时钟源 (IAPCKS 建议值为 0) 0: VPP 泵时钟源为 FIRC/16 2: VPP 泵时钟源为 FIRC/64 1: VPP 泵时钟源为 FIRC/32 3: VPP 泵时钟源为 FIRC/128
(R14) IAPCTL2				相关功能: IAP
WR_PULSE	14.2~0	R/W	3	调整 ROM IAP 写入信号的脉冲宽度

				(V _{BAT} =3V時, WR_PULSE建議值为3) (V _{BAT} =3.2V時, WR_PULSE建議值为4) 0: 写入讯号的脉冲宽度最小 ... 7: 写入讯号的脉冲宽度最大
(R15) IAPEN				相关功能: IAP / SWRST
SWRST	15.7~0	W	-	写入 56h 可产生软件复位。
IAPEN	15.7~0	W	-	IAP 功能开关 写入 47h 来启用 IAP 写功能, 写入非 47h 的值会关闭 IAP 写功能
	15.0	R	0	IAPEN 旗标
(R16) IAPDATA				相关功能: IAP
IAPDATA	16.7~0	R/W	0	写值给 IAPDATA 来实现 IAP。 *IAP address=DPTR
(R17) RFC1T				相关功能: RFC
RFC1T	17.0	R/W	0	此芯片提供两种 RFC 架构, 由 RFC1T 选择 RFC1T=1 时, RFC 使用计算时间为 1 个 RFCLK 的架构
(R18) HIX2				相关功能:GPIO
HIX2_PB1	18.4	R/W	0	PB1 HIX2 使能。(需要 LCDON (F10.7) = 1) (仅限 P75L1A 使用) 当 HIX2_PB1 = 1 时, PB1 的 CMOS 输出高电压将会升压成 2 倍 V _{BAT} 。
HIX2_PB0	18.3	R/W	0	PB0 HIX2 使能。(需要 LCDON (F10.7) = 1) (仅限 P75L1A 使用) 当 HIX2_PB0 = 1 时, PB0 的 CMOS 输出高电压将会升压成 2 倍 V _{BAT} 。
HIX2_PA6	18.2	R/W	0	PA6 HIX2 使能。(需要 LCDON (F10.7) = 1) (仅限 P75L1A 使用) 当 HIX2_PA6 = 1 时, PA6 的 CMOS 输出高电压将会升压成 2 倍 V _{BAT} 。
HIX2_PA1	18.1	R/W	0	PA1 HIX2 使能。(需要 LCDON (F10.7) = 1) (仅限 P75L1A 使用) 当 HIX2_PA1 = 1 时, PA1 的 CMOS 输出高电压将会升压成 2 倍 V _{BAT} 。
HIX2	18.0	R/W	0	PA1 与 PA6 的 HIX2 使能(需要 LCDON (F10.7) = 1) (仅限 P75L1A 使用) 用于 PWM0 引脚。当 HIX2 = 1 时, PWM0 (PA1 与 PA6) 的 CMOS 输出高电压将会升压成 2 倍 V _{BAT} 。也就是在 1.5V 工作电压下, PWMOP 与 PWMON 可以提供振幅 3V 的波型输出。
(R19) RPLN19				相关功能:GPIO
PB7LOE	19.7	R/W	0	PB7 LCD SEG 功能使能。 當 PB7LOE=1 時, PB7MOD 需要保持为 01。
-	19.6~4	R/W	0	保留
PA6LOE	19.3	R/W	0	PA6 LCD SEG 功能使能。 當 PA6LOE=1 時, PA6MOD 需要保持为 01。
SXT_KICK	19.2	R/W	0	幫助 SXT 低壓起振 (仅限 P75L1A 使用) 0: 不启用 1: 启用
(R1A) PAWKEN				相关功能:GPIO

指令集

每个指令都是由一个 14 位字节组成，并且被分开成一个操作码。它详细的阐述了指令类型，一个或更多的能进一步详解指令运行的操作数，指令在下面的表格中被分类为字节向导，位向导和文字操作列表。

对字节指令来说，“f”或“r”代表指示地址，“d”代表指示目的单元格。地址指示被用来指定程序存储器的哪位地址被指令在使用。目的单元格指示出操作结果被放置的位置。如果“d”是 0，结果被放在 W 寄存器，否则结果被放在指令指示的地址中。

对位指示指令来说，“b”代表位指示，它用来选择受操作影响的位，而“f”代表地址指示时。对于文字操作，“k”代表文字或者常量

简记符号	描述
f	F-Plane 寄存器
r	R-Plane 寄存器
b	位地址
k	立即数：常数或标号
d	目的选择项： 0：工作寄存器 1：F-Plane 寄存器或 RAM
W	工作寄存器
Z	零旗标
C	进位旗标
DC	十进制进位旗标
PC	程序计数器
TOS	堆栈顶
GIE	总中断使能旗标（i-Flag）
[]	选项字段
()	内容
.	比特项
B	之前
A	之后
←	赋值方向

助记符		操作码	周期	影响旗标	描述
面向文件寄存器的字节操作指令					
ADDWF	f, d	00 0111 dfff ffff	1	C, DC, Z	W 和 “f” 相加
ANDWF	f, d	00 0101 dfff ffff	1	Z	W 和 “f” 相与
CLRF	F	00 0001 1fff ffff	1	Z	“f” 清零
CLRWF		00 0001 0100 0000	1	Z	W 清零
COMF	f, d	00 1001 dfff ffff	1	Z	“f” 取反
DECF	f, d	00 0011 dfff ffff	1	Z	“f” 减 1
DECFSZ	f, d	00 1011 dfff ffff	1 or 2	-	“f” 减 1, 结果为 0 就间跳
INCF	f, d	00 1010 dfff ffff	1	Z	“f” 加 1
INCFSZ	f, d	00 1111 dfff ffff	1 or 2	-	“f” 加 1, 结果为 0 就间跳
IORWF	f, d	00 0100 dfff ffff	1	Z	W 和 “f” 相或
MOVWF	f	00 1000 0fff ffff	1	-	W ← “f”
MOVWF	f	00 0000 1fff ffff	1	-	“f” ← W
MOVWR	r	01 1110 00rr rrrr	1	-	“r” ← W
MOVRW	r	01 1111 00rr rrrr	1	-	W ← “r”
RLF	f, d	00 1101 dfff ffff	1	C	“f” 带进位位左移
RRF	f, d	00 1100 dfff ffff	1	C	“f” 带进位位右移
SUBWF	f, d	00 0010 dfff ffff	1	C, DC, Z	“f” 减 W
SWAPF	f, d	00 1110 dfff ffff	1	-	“f” 的高低半字节互换
TESTZ	f	00 1000 1fff ffff	1	Z	测试“f” 是否为 0
XORWF	f, d	00 0110 dfff ffff	1	Z	W 和 “f” 相异或
面向文件寄存器的位操作指令					
BCF	f, b	01 000b bbff ffff	1	-	“f” 的 “b” 位清零
BSF	f, b	01 001b bbff ffff	1	-	“f” 的 “b” 位置 1
BTFSC	f, b	01 010b bbff ffff	1 or 2	-	“f” 的 “b” 位为 0 间跳
BTFSS	f, b	01 011b bbff ffff	1 or 2	-	“f” 的 “b” 位为 1 间跳
立即数操作指令和控制指令					
ADDLW	k	01 1100 kkkk kkkk	1	C, DC, Z	立即数 k 加 W
ANDLW	k	01 1011 kkkk kkkk	1	Z	立即数 k 和 W 相与
CALL	k	10 kkkk kkkk kkkk	2	-	调用子程序, 地址(标号)为 k
CLRWDI		01 1110 0000 0100	1	TO, PD	看门狗清零
GOTO	k	11 kkkk kkkk kkkk	2	-	跳转指令, 目的地址 (标号) 为 k
IORLW	k	01 1010 kkkk kkkk	1	Z	立即数 k 和 W 相或
MOVLW	k	01 1001 kkkk kkkK	1	-	立即数 k → W
NOP		00 0000 0000 0000	1	-	空指令
RET		00 0000 0100 0000	2	-	从子程序返回
RETI		00 0000 0110 0000	2	-	从中断返回
RETLW	k	01 1000 kkkk kkkK	2	-	带立即数 k 返回, 返回值在 W 中
SLEEP		01 1110 0000 0011	1	TO, PD	进入睡眠模式, 时钟振荡停止
TABRH		00 0000 0101 1000	2	-	查询 ROM 高数据给 W
TABRL		00 0000 0101 0000	2	-	查询 ROM 低数据给 W
XORLW	k	01 1101 kkkk kkkk	1	Z	立即数 k 和 W 相异或

电气特性

 1. 绝对最大额定值 ($T_A=25^{\circ}\text{C}$)

参数	范围	单位
电源电压	$V_{SS}-0.3$ 至 $V_{SS}+3.6$	V
工作电压 (P75D1A)	LVCR 至 $V_{SS}+3.6$	
工作电压 (P75L1A)	LVCR 至 $V_{SS}+1.8$	
输入电压	$V_{SS}-0.3$ 至 $V_{BAT}+0.3$	V
输出电压	$V_{SS}-0.3$ 至 $V_{BAT}+0.3$	
全部引脚高输出电流	-50	mA
全部引脚低输出电流	+100	
工作温度	-40 至 +85	$^{\circ}\text{C}$
存储温度	-65 至 +150	

 2. DC 特性 ($T_A=25^{\circ}\text{C}$)

参数	符号	条件	最小	典型	最大	单位	
输入高电压	V_{IH}	P75D1A: $V_{BAT}=3.0\text{V}$ P75L1A: $V_{BAT}=1.5\text{V}$	$0.6V_{BAT}$	-	-	V	
输入低电压	V_{IL}		-	-	$0.3V_{BAT}$		
I/O 源/灌电流 (PA7 除外)	I_{OH}	$V_{OH}=2.7\text{V}$	P75D1A $V_{BAT}=3\text{V}$	-	9	-	mA
	I_{OL}	$V_{OL}=0.3\text{V}$		-	20	-	
I/O 源/灌电流 (PA7 除外)	I_{OH}	$V_{OH}=1.35\text{V}$	P75L1A $V_{BAT}=1.5\text{V}$	-	2	-	
	I_{OL}	$V_{OL}=0.15\text{V}$		-	6	-	
I/O 源/灌电流 (PA7)	I_{OH}	$V_{OH}=2.7\text{V}$	P75D1A $V_{BAT}=3\text{V}$	-	N/A	-	
	I_{OL}	$V_{OL}=0.3\text{V}$		-	20	-	
I/O 源/灌电流 (PA7)	I_{OH}	$V_{OH}=1.35\text{V}$	P75L1A $V_{BAT}=1.5\text{V}$	-	N/A	-	
	I_{OL}	$V_{OL}=0.15\text{V}$		-	6	-	
输入漏电流(引脚高)	I_{ILH}	all Input	$V_{IN}=V_{BAT}$	-	-	1	uA
输入漏电流(引脚低)	I_{ILL}		$V_{in}=0\text{V}$	-	-	-1	
Power Supply Current	I_{BAT}	FIRC, 2.8MHz	P75D1A $V_{BAT}=3\text{V}$ $V_{DD}=3\text{V}$	-	550	-	uA
		SIRC, 32KHz		-	15	-	
		SXT, 32KHz		-	15	-	
		FIRC, 1.0MHz	P75D1A $V_{BAT}=3\text{V}$ $V_{DD}=1.5\text{V}$	-	100	-	
		SIRC, 32KHz		-	8	-	
		SXT, 32KHz		-	8	-	
		FIRC, 1.0MHz	P75L1A $V_{BAT}=1.5\text{V}$ $V_{DD}=1.5\text{V}$	-	90	-	
		SIRC, 32KHz		-	5	-	
SXT, 32KHz	-	5		-			
Timepiece Current CPU Off, LCD On, 32K Crystal oscillating	I_{BAT}	P75D1A, $V_{BAT}=3\text{V}$, $V_{DD}=3\text{V}$	-	7	-	uA	
		P75D1A, $V_{BAT}=3\text{V}$, $V_{DD}=1.5\text{V}$	-	3	-		
		P75L1A, $V_{BAT}=1.5\text{V}$, 1/3 LCD bias	-	4	-		
		P75L1A, $V_{BAT}=1.5\text{V}$, 1/2 LCD bias	-	2	-		
STOP 模式电流	I_{BAT}	P75D1A, $V_{BAT}=3\text{V}$	-	1.2	-	uA	

		P75L1A, $V_{BAT}=1.5V$, 1/3 LCD bias		-	1.0	-	
		P75L1A, $V_{BAT}=1.5V$, 1/2 LCD bias		-	0.1	-	
上拉电阻	R_{UP}	$V_{IN} = 0V$ Ports A/B	P75D1A, $V_{BAT}=3.0V$	-	55	-	K Ω
			P75L1A, $V_{BAT}=1.5V$	-	200	-	
POR 电压	V_{POR}	-		0.8	1.0	1.2	V

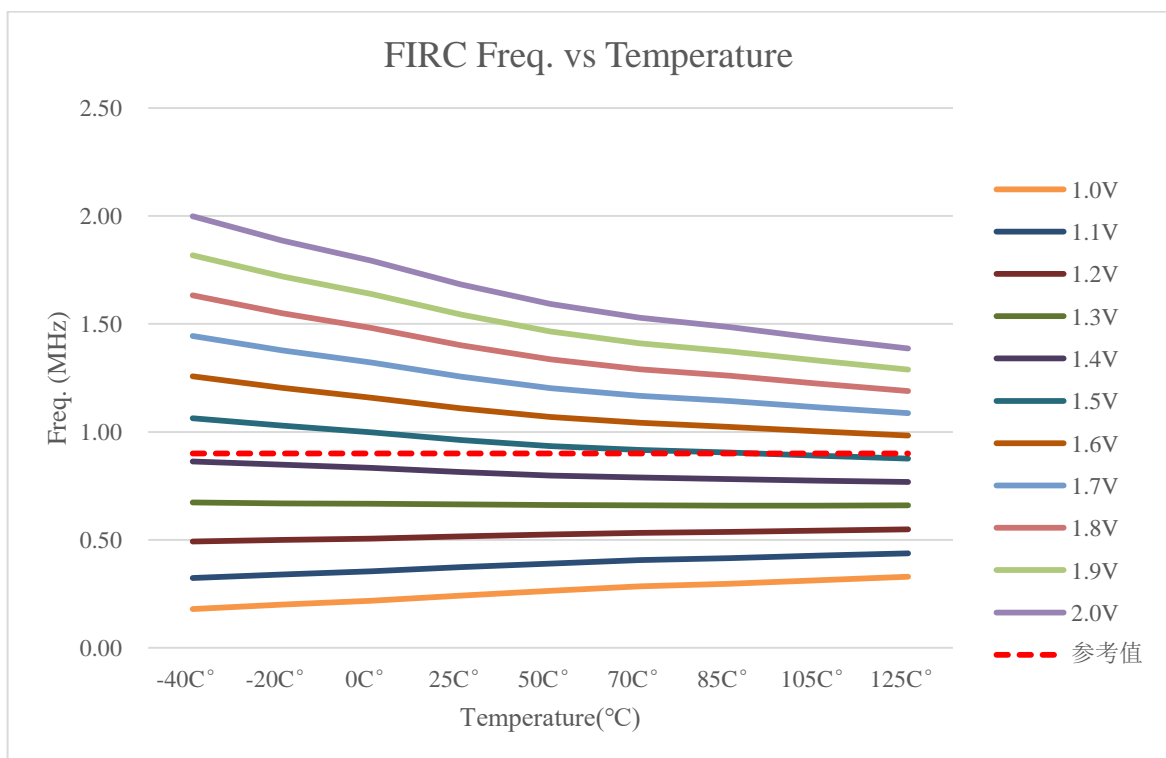
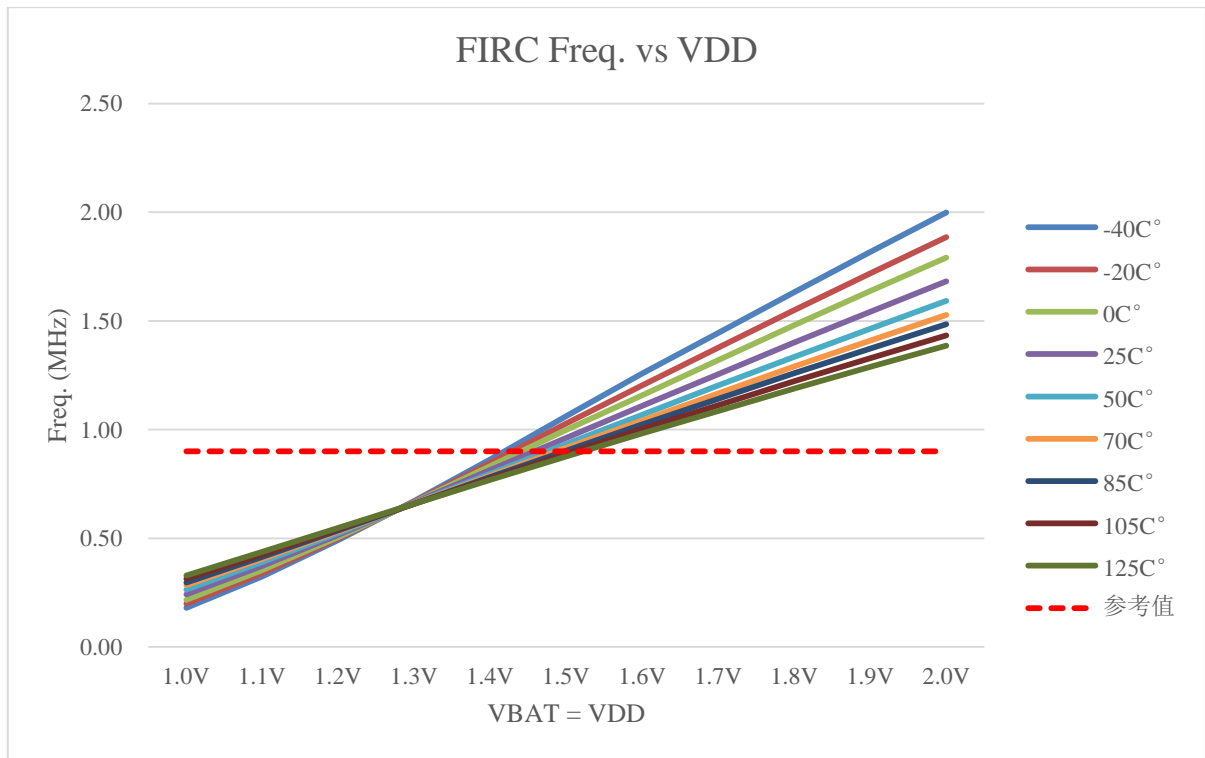
3. 时钟计时

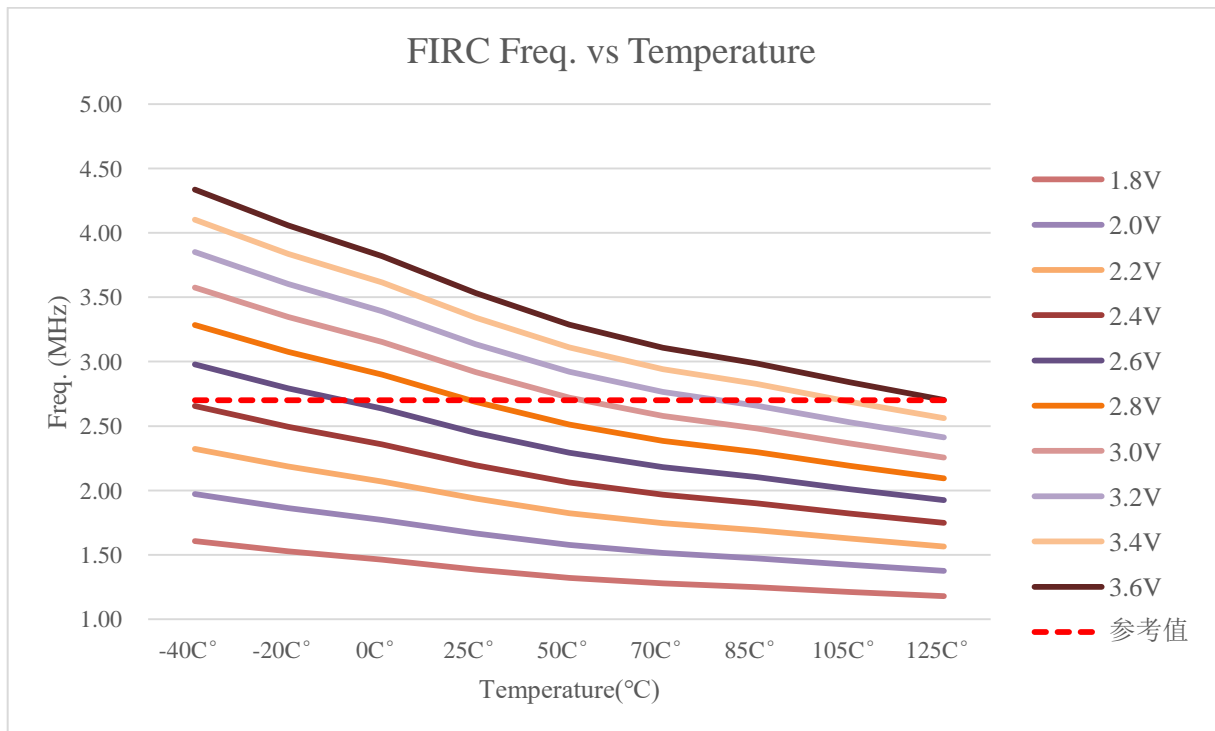
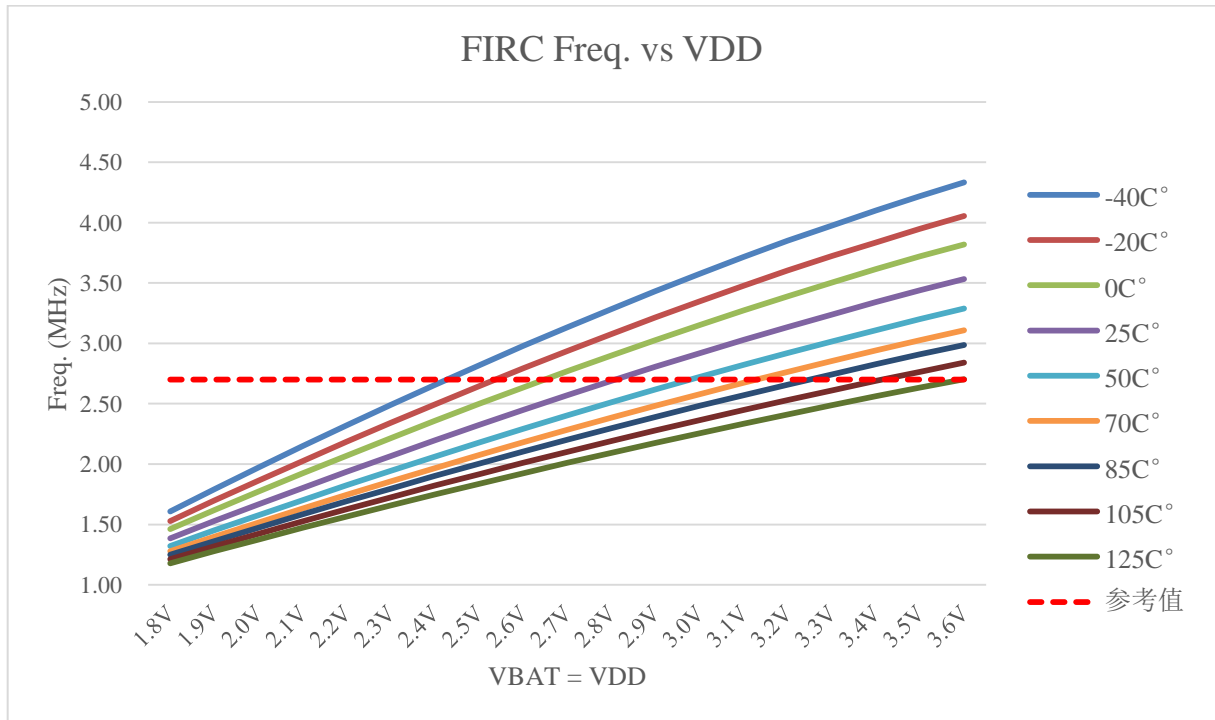
参数	符号	条件	最小	典型	最大	单位
FIRC 时钟频率	F_{FIRC}	$V_{DD}=3V$	-	2.8	-	MHz
		$V_{DD}=1.5V$	-	1.0	-	
SIRC 时钟频率 (TM57P75D1A)	F_{SIRC}	25°C, $V_{DD}=3V$	-2.5%	32.768	+2.5%	KHz
		25°C, $V_{DD}=2.2V\sim 3.3V$	-3%	32.768	+3%	
		0°C~85°C, $V_{DD}=2.2V\sim 3.3V$	-5%	32.768	+5%	
SIRC 时钟频率 (TM57P75L1A)	F_{SIRC}	25°C, $V_{DD}=1.5V$	-4%	32.768	+4%	
		25°C, $V_{DD}=1.3V\sim 1.7V$	-6%	32.768	+6%	
		0°C~85°C, $V_{DD}=1.3V\sim 1.7V$	-7%	32.768	+7%	
		0°C~85°C, $V_{DD}=1.2V\sim 1.7V$	-12%	32.768	+12%	

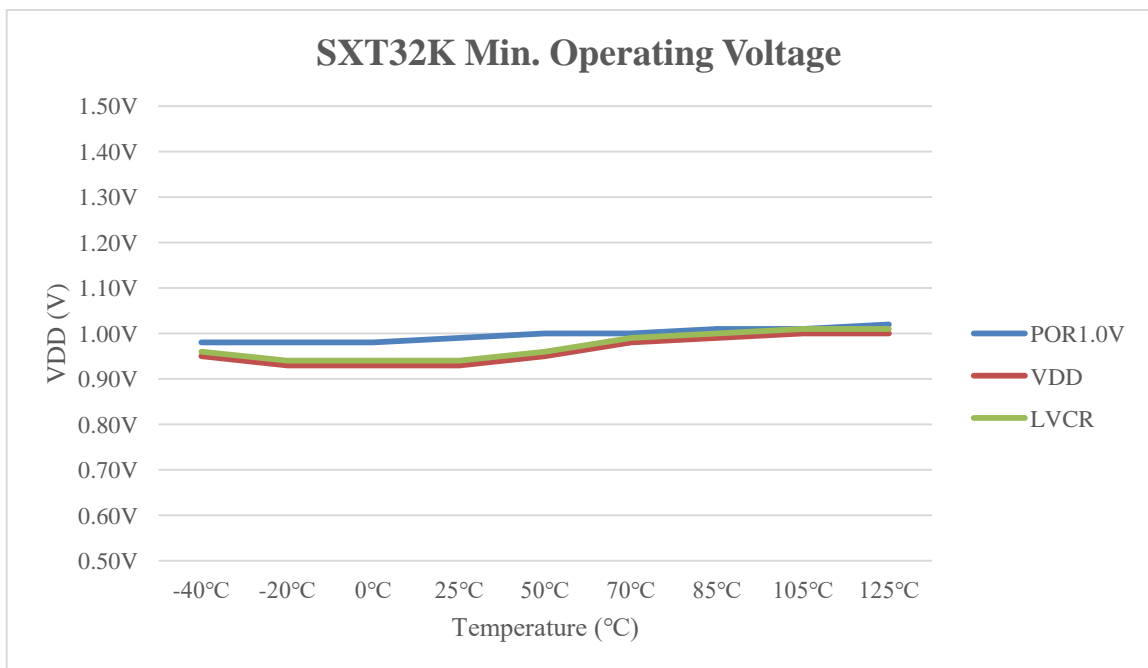
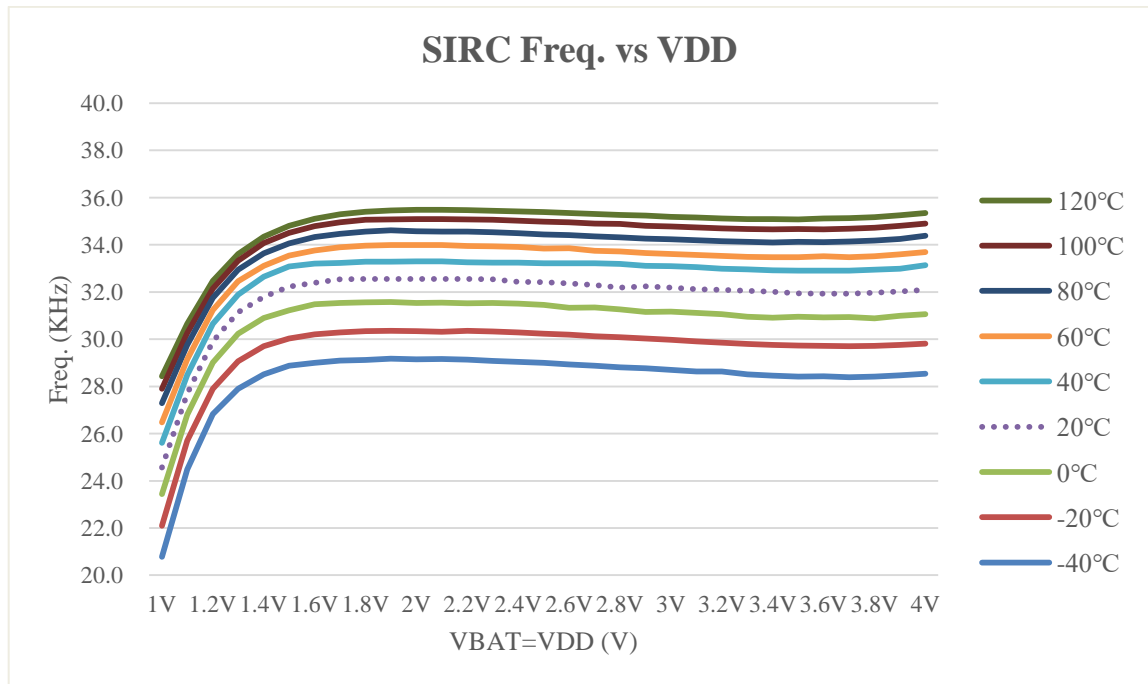
4. 低电压检测 (LBD)

参数	符号	条件	最小	典型	最大	单位
BandGap 参考电压	V_{BG}	$V_{BAT}=3V, 25^\circ C$	1.14	1.2	1.26	V
		$V_{BAT}=3V, -40^\circ C\sim 85^\circ C$	1.12	1.2	1.28	
LBD 延迟时间	T_{LBD}	-	-	20	-	us

5. 特性图







注:

1. LVCR (ROM 错误复位, 遵循最小工作电压) 始终使能。
2. 上电 V_{BAT} 必须超过 POR (1.0V@25C)
3. 用户上电后必须先关闭 POR (对 POROFF 寄存器写入 0x37), 以获得最低 V_{BAT} 操作。

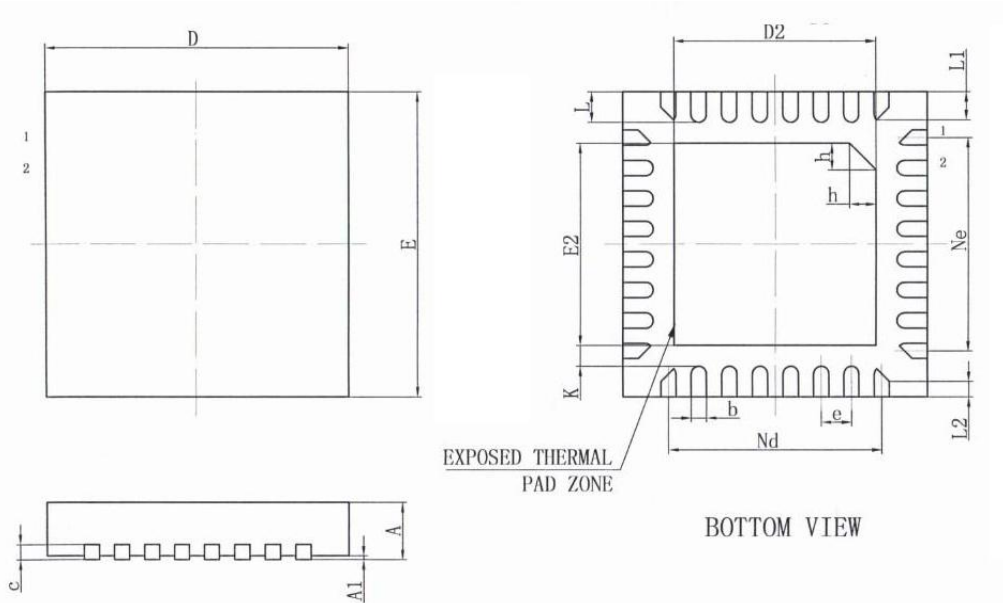
封装信息

请注意，此处提供的包装信息仅供参考。由于此信息经常更新，因此用户可以联系销售人员以咨询最新的包装信息和库存。

订购信息:

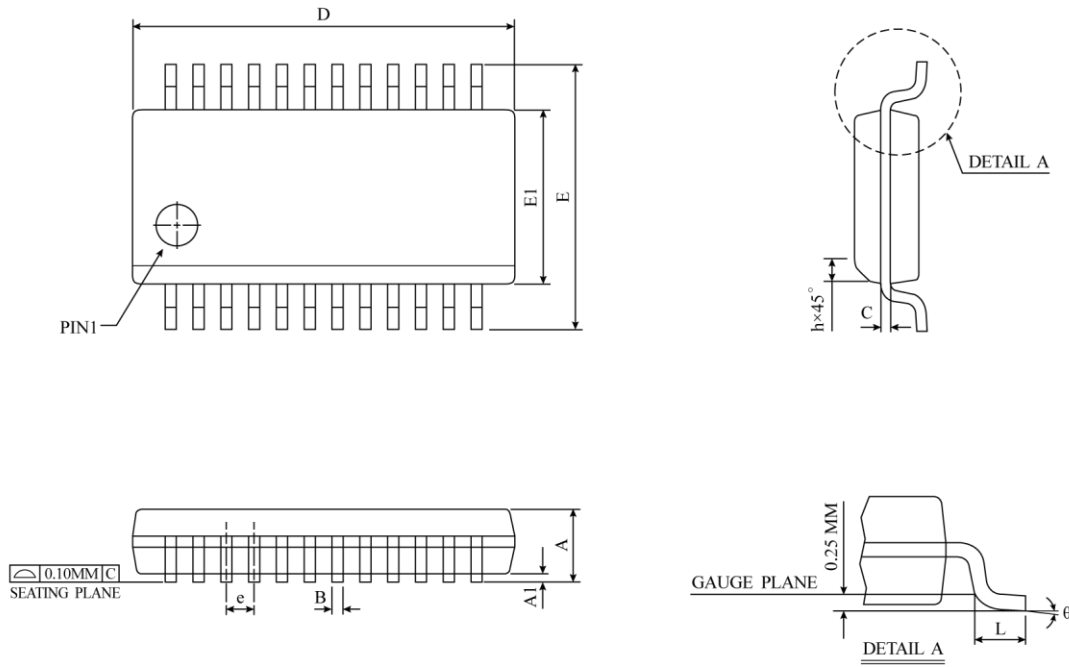
Ordering number	Package
TM57P75D1A-OTP	Wafer / Dice blank chip
TM57P75D1A-COD	Wafer / Dice with code
TM57P75D16PA	QFN 32pin (4x4x0.75-0.4mm)
TM57P75D14EA	SSOP 24 pin (150mil)
TM57P75L1A-OTP	Wafer / Dice blank chip
TM57P75L1A-COD	Wafer / Dice with code
TM57P75L16PA	QFN 32pin (4x4x0.75-0.4mm)
TM57P75L14EA	SSOP 24 pin (150mil)

QFN 32pin (4x4x0.75-0.4mm) Package Dimension



SYMBOL	DIMENSION IN MM			DIMENSION IN INCH		
	MIN	NOM	MAX	MIN	NOM	MAX
A	0.7	0.75	0.8	0.028	0.030	0.031
A1	0	0.02	0.05	0.000	0.001	0.002
b	0.15	0.20	0.25	0.006	0.008	0.010
c	0.18	0.20	0.25	0.007	0.008	0.010
D	3.90	4.00	4.10	0.154	0.157	0.161
D2	2.60	2.65	2.70	0.102	0.104	0.106
e	0.40 BSC			0.016 BSC		
Nd	2.80 BSC			0.110 BSC		
E	3.90	4.00	4.10	0.154	0.157	0.161
E2	2.60	2.65	2.70	0.102	0.104	0.106
Ne	2.80 BSC			0.110 BSC		
K	0.20	-	-	0.008	-	-
L	0.35	0.40	0.45	0.014	0.016	0.018
L1	0.30	0.35	0.40	0.012	0.014	0.016
L2	0.15	0.20	0.25	0.006	0.008	0.010
h	0.30	0.35	0.40	0.012	0.014	0.016
JEDEC	MO-220					

SSOP-24 (150mil) Package Dimension



SYMBOL	DIMENSION IN MM			DIMENSION IN INCH		
	MIN	NOM	MAX	MIN	NOM	MAX
A	1.35	1.55	1.75	0.053	0.061	0.069
A1	0.10	0.18	0.25	0.004	0.007	0.010
A2	-	-	1.50	-	-	0.059
B	0.20	0.25	0.30	0.008	0.010	0.012
C	0.18	0.22	0.25	0.007	0.009	0.010
D	8.56	8.65	8.74	0.337	0.341	0.344
E	5.79	6.00	6.20	0.228	0.236	0.244
E1	3.81	3.90	3.99	0.150	0.154	0.157
e	0.635 BSC			0.025 BSC		
L	0.41	0.84	1.27	0.016	0.033	0.050
θ	0°	4°	8°	0°	4°	8°
JEDEC	M0-137 (AE)					

⚠ * NOTES : DIMENSION "D" DOES NOT INCLUDE MOLD PROTRUSIONS OR GAT BURRS.
 MOLD PROTRUSIONS AND GATE BURRS SHALL NOT EXCEED 0.006 INCH PER SIDE.